

ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

Grupa A

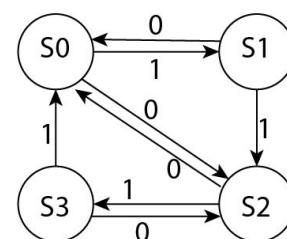
1 Koji je rezultat aritmetičkog posmaka u desno za dva mjesta 7-bitovnog binarnog broja 1100010 koji se čuva u 7-bitovnom registru?

- a) 0011100 **b) 1111000** c) 1111110 d) 1011000 e) 0011000 f) Ništa od navedenoga

2 U registrima procesora pohranjen je sadržaj koji interpretiramo kao cijele brojeve (uz prikaz B-komplementom). Sadržaj jednog od tih registara potrebno je podijeliti s 2. Koja operacija posmaka će to učiniti?

- a) kružni posmak udesno c) logički posmak ulijevo e) aritmetički posmak ulijevo
b) logički posmak udesno **d) aritmetički posmak udesno** f) Ništa od navedenoga

3 Na slici je prikazan dijagram promjene stanja. Ovaj sekvencijski sklop potrebno je izvesti s JK-bistabilima, a za kodiranje stanja koristi se Grayev kod. Odredite Booleove funkcije ulaza J svakog bistabila. X predstavlja ulaz sklopa.



- a) $J_0 = X, J_1 = X + Q_1$ d) $J_0 = X + \bar{Q}_0, J_1 = \bar{Q}_1 \cdot Q_0$
b) $J_0 = \bar{Q}_0, J_1 = \bar{Q}_0 \cdot X$ e) $J_0 = \bar{Q}_1 + \bar{Q}_0, J_1 = \bar{Q}_1 \cdot X$
c) $J_0 = \bar{X} + \bar{Q}_1, J_1 = \bar{Q}_0 \cdot \bar{X} + Q_0 \cdot X$ f) Ništa od navedenoga

4 Zadan je sekvencijski sklop koji ima ulaz X, izlaz Z i sastoji se od četiri bistabila. Od ponuđenih Booleovih funkcija koje definiraju izlaz Z odaberite onu koja odgovara Mooreovom automatu.

- a) $Z = Q_3 + Q_2 \cdot Q_1 \cdot X$ **c) $Z = Q_3 \cdot Q_2 + Q_1$** e) $Z = Q_3 \cdot Q_2 \cdot X + Q_1$
b) $Z = \bar{Q}_3 \cdot Q_1 \cdot Q_0 \cdot X$ d) $Z = \bar{Q}_3 \cdot Q_2 \cdot X$ f) Ništa od navedenoga

5 Asinkrono binarno brojilo **unazad** sastoji se od 4 bistabila T koji imaju asinkrone ulaze za postavljanje i brisanje, a koji se aktiviraju logičkom 1. Asinkroni ulazi za postavljanje bistabila B_0 i B_2 spojeni su na signal X, a bistabila B_1 i B_3 spojeni su na logičku 0. Asinkroni ulazi za brisanje bistabila B_1 i B_3 spojeni su na signal X, a bistabila B_0 i B_2 na logičku 0. Koju funkciju treba obavljati signal X kako bi brojilo brojalo u ciklusu duljine 9? Izlazi bistabila označeni su s Q_3, Q_2, Q_1, Q_0 .

- a) $Q_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot \bar{Q}_0$** c) $\bar{Q}_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ e) $Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$
b) $\bar{Q}_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot Q_0$ d) $Q_3 \cdot \bar{Q}_2 \cdot Q_1 \cdot \bar{Q}_0$ f) Ništa od navedenoga

6 Koliko iznosi maksimalna frekvencija signala takta 6-bitnog sinkronog binarnog brojila s paralelnim prijenosom, ako je zadano sljedeće: $t_{db} = 20ns$, $t_{setup} = 25ns$, $t_{hold} = 15ns$. Logički sklopovi kasne $5ns$.

- a) 40 MHz b) 15,4 MHz **c) 20 MHz** d) 10 MHz e) 13,3 MHz f) Ništa od navedenoga

7 Asinkrono binarno brojilo unaprijed sastoji se od 3 bistabila T i minimalnog broja logičkih sklopova. Za postavljanje brojila na početak ciklusa brojanja koriste se asinkroni ulazi za postavljanje. Brojilo je projektirano da broji u ciklusu duljine 4. Kolika je maksimalna dozvoljena frekvencija signala takta ako je zadano sljedeće: $t_{db} = 25ns$, $t_{setup} = 20ns$, $t_{hold} = 10ns$, $t_{oc} = 30ns$ i $t_{dls} = 5ns$.

- a) 12,5 MHz b) 20 MHz c) 3,5 MHz d) 10 MHz **e) 9,5 MHz** f) Ništa od navedenoga

8 Uporabom minimalno potrebnog broja bistabila JK projektiran je sekvencijski sklop koji na svojem izlazu ciklički generira prvih 10 brojeva Fibonaccijevog niza (u binarnom zapisu), odnosno brojeve 1, 1, 2, 3, 5, 8, 13, 21, 34, 55. Koliko je minimalno bistabila potrebno za izvedbu takvog sklopa?

- a) 8 **b) 4** c) 55 d) 1 e) 6 f) Ništa od navedenoga

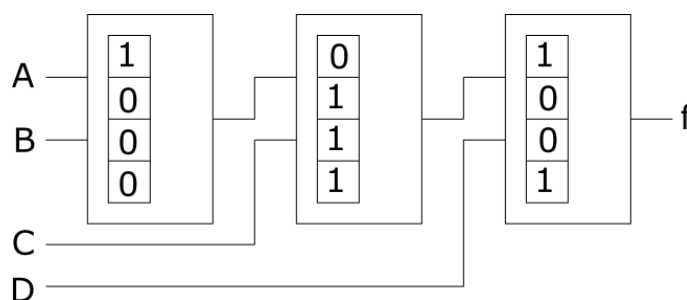
- 9 Neki sklop u tehnologiji CMOS sastoji se od pritezne mreže na napajanje (PUN) u kojoj se nalaze tri paralelno spojena p-kanalna MOSFET-a, te pritezne mreže na masu (PDN) u kojoj se nalaze tri serijski spojena n-kanalna MOSFET-a. Ako varijable dovedene na upravljačke elektrode tranzistora označimo s A, B i C, koju logičku funkciju obavlja taj sklop u pozitivnoj logici?

a) $I(A, B, C)$ c) $XOR(A, B, C)$ **e) $NI(A, B, C)$**
 b) $ILI(A, B, C)$ d) $NILI(A, B, C)$ f) Ništa od navedenoga

- 10 Neki digitalni sklop radi na frekvenciji $f_1 = 100$ MHz, uz napon napajanja $U_1 = 3$ V. Želimo što više povećati frekvenciju rada sklopa, ali bez povećanja dinamičke disipacije, pa stoga istovremeno smanjujemo napon napajanja. No, smanjivanjem napona napajanja smanjuje se i granica istosmjerne smetnje. Uz pretpostavku da istosmjerna granica smetnje mora biti barem 0.2 V, odredite na kojoj maksimalnoj frekvenciji može raditi taj sklop. Poznato je da su rasponi napona pridruženi logičkoj 0 i 1 ovisni o naponu napajanja, te da se za proizvoljni napon napajanja U zabranjeno područje na izlazu sklopa prostire u rasponu od $0.3 \cdot U$ do $0.7 \cdot U$, a na ulazu u sklop u rasponu od $0.4 \cdot U$ do $0.6 \cdot U$.

a) 225 MHz b) 150 MHz c) 233 MHz d) 200 MHz e) 120 MHz f) Ništa od navedenoga

- 11 Funkcija $f(A, B, C, D)$ ostvarena je uporabom konfigurabilnih logičkih blokova (CLB) sklopa FPGA, kako je prikazano na slici. Gornji ulaz svakog CLB-a je a_1 , donji a_0 . Odredite minimalni oblik funkcije f .



a) $AC\bar{D} + B\bar{C}D + \bar{A}\bar{B}C + C\bar{D}$
 b) $\bar{A}\bar{C}\bar{D} + ABC\bar{D} + \bar{A}\bar{B} + CD$
 c) $AB\bar{C} + B\bar{C}\bar{D} + \bar{A}\bar{B}CD$
d) $\bar{A}\bar{C}\bar{D} + B\bar{C}\bar{D} + \bar{A}\bar{B}D + CD$
 e) $\bar{A}BC\bar{D} + B\bar{C}\bar{D} + \bar{C}D$
 f) Ništa od navedenoga

- 12 Dvije logičke funkcije $f_0(A, B, C) = AB + AC$ i $f_1(A, B, C) = \bar{A}B + B\bar{C}$ želimo ostvariti uporabom programirljivog logičkog polja (PLA) tipa NI-NI minimalnih dimenzija. Kakav nam sklop treba? Ponudeni odgovori su oblika broj ulaza $\times$ broj sklopova prve razine $\times$ broj izlaza.

a) $2 \times 3 \times 2$ **b) $3 \times 3 \times 2$** c) $3 \times 4 \times 3$ d) $3 \times 1 \times 2$ e) $2 \times 4 \times 2$ f) Ništa od navedenoga

- 13 Na raspolaganju je težinski 4-bitni DA pretvornik s operacijskim pojačalom (za kod 8421). Ako je struja kroz najmanji otpor u težinskom dijelu 4mA, referentni napon napajanja $U_{REF}=4V$, a otpor R_f u povratnoj vezi operacijskog pojačala $2k\Omega$, koliki će se napon dobiti na izlazu pretvornika kada na ulaz dovedemo podatak 11?

a) -7V **b) -11V** c) -4V d) -9V e) -10V f) Ništa od navedenoga

- 14 8-bitni AD pretvornik sa sukcesivnom aproksimacijom ulazni napon od 10V pretvara 200 ns. Koliko vremena će mu trebati za pretvorbu napona od 5V?

a) 100 ns b) 300 ns c) 400 ns **d) 200 ns** e) 50 ns f) Ništa od navedenoga

- 15 Veća memorija izgrađena je uporabom memorijskih modula RAM-a kapaciteta 1024×8 bita koji su raspoređeni prema slici. Koliki je kapacitet tako izgrađene memorije?

M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1

a) 4096×8 **c) 4096×32** e) 1024×32
 b) 1024×8 d) 4096×1024 f) Ništa od navedenoga

16 Memorijski modul ima $2^{\frac{1}{2}D}$ organizaciju. Ako je duljina logičke riječi 8 bitova, adresni dekodeer retka ima 10 adresnih bitova, a pristupni MUX/DEMUX 4 adresna bita, koliko bitova ima fizička riječ?

- a) 10 b) 1024 **c) 128** d) 8 e) 16 f) Ništa od navedenoga

17 Za koju vrstu memorije vrijedi da je čitanje destruktivna operacija?

- a) DRAM** b) SRAM c) PROM d) EEPROM e) EPROM f) Ništa od navedenoga

18 5-bitovni AD pretvornik mjeri ulazne napone od 0 V do 6.2 V. Odredite koliko iznosi pogreška kvantizacije (uz pretpostavku da je minimalna moguća).

- a) ± 0.01 V b) ± 0.62 V **c) ± 0.1 V** d) ± 0.4 V e) ± 0.2 V f) Ništa od navedenoga

19 Razmatramo različita 5-bitovna brojala. Označimo s n_{pp} duljinu ciklusa 5-bitovnog binarnog brojala s paralelnim prijenosom, s n_{sp} duljinu ciklusa 5-bitovnog binarnog brojala sa serijskim prijenosom, s n_{pb} duljinu ciklusa 5-bitovnog prstenastog brojala te s n_{up} duljinu ciklusa 5-bitovnog brojala s ukrštenim prstenom. Što je od ponuđenoga točno?

- a) $n_{sp} > n_{pp} > n_{pb}$ c) $n_{pb} > n_{up} > n_{pp}$ e) $n_{pp} > n_{pb} > n_{up}$
b) $n_{pp} > n_{up} > n_{sp}$ **d) $n_{sp} > n_{up} > n_{pb}$** f) Ništa od navedenoga

20 Programirajući sklopovi ispisne memorije koje je korisnik mogao programirati električkim putem, a brisati izlaganjem ultraljubičastom svjetlu (primjerice Suncu) su:

- a) EPROM** b) EEPROM c) SRAM d) DRAM e) PROM f) Ništa od navedenoga

21 Na raspolaganju je trobitni posmačni registar čiji su izlazi Q_2 , Q_1 i Q_0 , a posmak obavlja od Q_2 prema Q_0 . Na njegov serijski ulaz S_{in} dovodi se $Q_0 \oplus Q_2$. Ima li taj sklop siguran start? Pri čitanju stanja, Q_2 je bit najveće težine. Jedan dio njegovog ciklusa je:

- a) nema, $4 \rightarrow 6 \rightarrow 7$** c) ima, $6 \rightarrow 7 \rightarrow 3$ e) nema, $7 \rightarrow 3 \rightarrow 1$
b) ima, $2 \rightarrow 1 \rightarrow 4$ d) nema, $4 \rightarrow 2 \rightarrow 1$ f) Ništa od navedenoga

22 Tehnologijom CMOS uz minimalni utrošak tranzistora potrebno je ostvariti sklop koji generira Booleovu funkciju $f = A + B + C \cdot (D + E + F + \bar{G})$. Ako su nam na raspolaganju samo varijable, koliko trebamo p-kanalnih MOSFET-a?

- a) 14 b) 7 **c) 9** d) 11 e) 5 f) Ništa od navedenoga

23 Brojilo s ukrštenim prstenom izvedeno je uporabom 3-bitovnog posmačnog registra čiji su izlazi Q_0 , Q_1 i Q_2 , te se podatak posmiče od izlaza Q_0 prema izlazu Q_2 . Početno stanje registra je 000. Na izlaze ovog brojala spojen je multipleksor 2/1, i to na sljedeći način: $d_0 = Q_0$, $d_1 = Q_1$, $s = Q_2$. Razmotrite podatak koji se pojavljuje na izlazu multipleksora, i ciklus koji se tu dobiva. Označimo s n_1 broj stanja u ciklusu za koja je izlaz jednak 1, a s n_0 broj stanja za koja je izlaz jednak 0. n_1/n_0 je:

- a) 2** b) 3 c) 1 d) 0,25 e) 0,5 f) Ništa od navedenoga

24 Jezikom VHDL opisali smo T-bistabil kao sklop naziva **tff**. Korištenjem sklopa **tff** kao komponente treba napisati strukturni VHDL model sklopa **acounter**, koji predstavlja asinkrono binarno brojilo koje broji od 0 do 31. U arhitekturi sklopa **acounter**, koliko ćemo puta morati napisati **PORT MAP**, uz pretpostavku da se ne koristi naredba **generate**?

- a) 5** b) 32 c) 13 d) 1 e) 8 f) Ništa od navedenoga

ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

Grupa B

- 1 Koji je rezultat aritmetičkog posmaka u desno za dva mjesta 7-bitovnog binarnog broja 1100010 koji se čuva u 7-bitovnom registru?

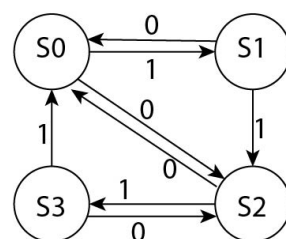
a) 1011000 **b)** 1111000 c) 0011100 d) 0011000 e) 1111110 f) Ništa od navedenoga

- 2 U registrima procesora pohranjen je sadržaj koji interpretiramo kao cijele brojeve (uz prikaz B-komplementom). Sadržaj jednog od tih registara potrebno je podijeliti s 2. Koja operacija posmaka će to učiniti?

a) logički posmak udesno c) logički posmak ulijevo **e)** aritmetički posmak udesno
b) aritmetički posmak ulijevo d) kružni posmak udesno f) Ništa od navedenoga

- 3 Na slici je prikazan dijagram promjene stanja. Ovaj sekvencijski sklop potrebno je izvesti s JK-bistabilima, a za kodiranje stanja koristi se Grayev kod. Odredite Booleove funkcije ulaza J svakog bistabila. X predstavlja ulaz sklopa.

a) $J_0 = X + \bar{Q}_0$, $J_1 = \bar{Q}_1 \cdot Q_0$ d) $J_0 = \bar{Q}_0$, $J_1 = \bar{Q}_0 \cdot X$
b) $J_0 = \bar{Q}_1 + \bar{Q}_0$, $J_1 = \bar{Q}_1 \cdot X$ e) $J_0 = X$, $J_1 = X + Q_1$
c) $J_0 = \bar{X} + \bar{Q}_1$, $J_1 = \bar{Q}_0 \cdot \bar{X} + Q_0 \cdot X$ f) Ništa od navedenoga



- 4 Zadan je sekvencijski sklop koji ima ulaz X, izlaz Z i sastoji se od četiri bistabila. Od ponuđenih Booleovih funkcija koje definiraju izlaz Z odaberite onu koja odgovara Mooreovom automatu.

a) $Z = \bar{Q}_3 \cdot Q_1 \cdot Q_0 \cdot X$ c) $Z = \bar{Q}_3 \cdot Q_2 \cdot X$ e) $Z = Q_3 \cdot Q_2 \cdot X + Q_1$
b) $Z = Q_3 + Q_2 \cdot Q_1 \cdot X$ **d)** $Z = Q_3 \cdot Q_2 + Q_1$ f) Ništa od navedenoga

- 5 Asinkrono binarno brojilo **unazad** sastoji se od 4 bistabila T koji imaju asinkrone ulaze za postavljanje i brisanje, a koji se aktiviraju logičkom 1. Asinkroni ulazi za postavljanje bistabila B_0 i B_2 spojeni su na signal X, a bistabila B_1 i B_3 spojeni su na logičku 0. Asinkroni ulazi za brisanje bistabila B_1 i B_3 spojeni su na signal X, a bistabila B_0 i B_2 na logičku 0. Koju funkciju treba obavljati signal X kako bi brojilo brojalo u ciklusu duljine 9? Izlazi bistabila označeni su s Q_3, Q_2, Q_1, Q_0 .

a) $Q_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot \bar{Q}_0$ c) $\bar{Q}_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot Q_0$ e) $Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$
b) $Q_3 \cdot \bar{Q}_2 \cdot Q_1 \cdot \bar{Q}_0$ d) $\bar{Q}_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ f) Ništa od navedenoga

- 6 Koliko iznosi maksimalna frekvencija signala takta 6-bitnog sinkronog binarnog brojila s paralelnim prijenosom, ako je zadano sljedeće: $t_{db} = 20ns$, $t_{setup} = 25ns$, $t_{hold} = 15ns$. Logički sklopovi kasne $5ns$.

a) 40 MHz b) 13,3 MHz c) 10 MHz d) 15,4 MHz **e)** 20 MHz f) Ništa od navedenoga

- 7 Asinkrono binarno brojilo unaprijed sastoji se od 3 bistabila T i minimalnog broja logičkih sklopova. Za postavljanje brojila na početak ciklusa brojanja koriste se asinkroni ulazi za postavljanje. Brojilo je projektirano da broji u ciklusu duljine 4. Kolika je maksimalna dozvoljena frekvencija signala takta ako je zadano sljedeće: $t_{db} = 25ns$, $t_{setup} = 20ns$, $t_{hold} = 10ns$, $t_{oc} = 30ns$ i $t_{dls} = 5ns$.

a) 20 MHz b) 12,5 MHz c) 3,5 MHz d) 10 MHz **e)** 9,5 MHz f) Ništa od navedenoga

- 8 Uporabom minimalno potrebnog broja bistabila JK projektiran je sekvencijski sklop koji na svojem izlazu ciklički generira prvih 10 brojeva Fibonaccijevog niza (u binarnom zapisu), odnosno brojeve 1, 1, 2, 3, 5, 8, 13, 21, 34, 55. Koliko je minimalno bistabila potrebno za izvedbu takvog sklopa?

a) 1 **b)** 4 c) 6 d) 8 e) 55 f) Ništa od navedenoga

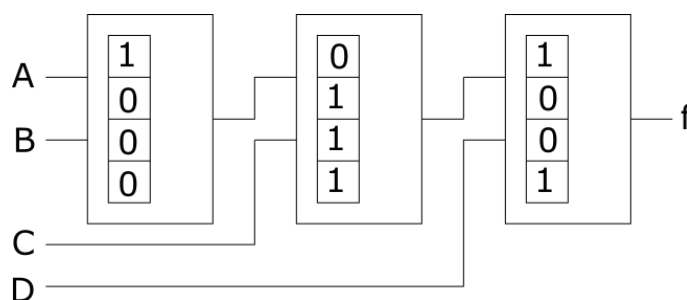
- 9 Neki sklop u tehnologiji CMOS sastoji se od pritezne mreže na napajanje (PUN) u kojoj se nalaze tri paralelno spojena p-kanalna MOSFET-a, te pritezne mreže na masu (PDN) u kojoj se nalaze tri serijski spojena n-kanalna MOSFET-a. Ako varijable dovedene na upravljačke elektrode tranzistora označimo s A, B i C, koju logičku funkciju obavlja taj sklop u pozitivnoj logici?

a) XOR(A, B, C) ☒ b) NI(A, B, C) e) NILI(A, B, C)
b) ILI(A, B, C) d) I(A, B, C) f) Ništa od navedenoga

- 10 Neki digitalni sklop radi na frekvenciji $f_1 = 100$ MHz, uz napon napajanja $U_1 = 3$ V. Želimo što više povećati frekvenciju rada sklopa, ali bez povećanja dinamičke disipacije, pa stoga istovremeno smanjujemo napon napajanja. No, smanjivanjem napona napajanja smanjuje se i granica istosmjernje smetnje. Uz pretpostavku da istosmjerna granica smetnje mora biti barem 0.2 V, odredite na kojoj maksimalnoj frekvenciji može raditi taj sklop. Poznato je da su rasponi napona pridruženi logičkoj 0 i 1 ovisni o naponu napajanja, te da se za proizvoljni napon napajanja U zabranjeno područje na izlazu sklopa prostire u rasponu od $0.3 \cdot U$ do $0.7 \cdot U$, a na ulazu u sklop u rasponu od $0.4 \cdot U$ do $0.6 \cdot U$.

a) 200 MHz b) 150 MHz ☒ c) 225 MHz d) 120 MHz e) 233 MHz f) Ništa od navedenoga

- 11 Funkcija $f(A, B, C, D)$ ostvarena je uporabom konfigurabilnih logičkih blokova (CLB) sklopa FPGA, kako je prikazano na slici. Gornji ulaz svakog CLB-a je a_1 , donji a_0 . Odredite minimalni oblik funkcije f .



a) $AC\bar{D} + B\bar{C}D + \bar{A}\bar{B}C + C\bar{D}$
b) $\bar{A}\bar{C}\bar{D} + ABC\bar{D} + \bar{A}\bar{B} + CD$
☒ c) $AC\bar{D} + B\bar{C}\bar{D} + \bar{A}\bar{B}D + CD$
d) $AB\bar{C} + BC\bar{D} + \bar{A}\bar{B}CD$
e) $\bar{A}BC\bar{D} + B\bar{C}\bar{D} + \bar{C}D$
f) Ništa od navedenoga

- 12 Dvije logičke funkcije $f_0(A, B, C) = AB + AC$ i $f_1(A, B, C) = \bar{A}B + B\bar{C}$ želimo ostvariti uporabom programirljivog logičkog polja (PLA) tipa NI-NI minimalnih dimenzija. Kakav nam sklop treba? Ponudeni odgovori su oblika broj ulaza $\times$ broj sklopova prve razine $\times$ broj izlaza.

a) $3 \times 1 \times 2$ ☒ b) $3 \times 3 \times 2$ c) $2 \times 3 \times 2$ d) $3 \times 4 \times 3$ e) $2 \times 4 \times 2$ f) Ništa od navedenoga

- 13 Na raspolaganju je težinski 4-bitni DA pretvornik s operacijskim pojačalom (za kod 8421). Ako je struja kroz najmanji otpor u težinskom dijelu 4mA, referentni napon napajanja $U_{REF}=4V$, a otpor R_f u povratnoj vezi operacijskog pojačala $2k\Omega$, koliki će se napon dobiti na izlazu pretvornika kada na ulaz dovedemo podatak 11?

a) -10V b) -9V ☒ c) -11V d) -7V e) -4V f) Ništa od navedenoga

- 14 8-bitni AD pretvornik sa sukcesivnom aproksimacijom ulazni napon od 10V pretvara 200 ns. Koliko vremena će mu trebati za pretvorbu napona od 5V?

a) 100 ns b) 50 ns c) 400 ns d) 300 ns ☒ e) 200 ns f) Ništa od navedenoga

- 15 Veća memorija izgrađena je uporabom memorijskih modula RAM-a kapaciteta 1024×8 bita koji su raspoređeni prema slici. Koliki je kapacitet tako izgrađene memorije?

M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1

a) 1024×32 ☒ b) 4096×32 e) 1024×8
b) 4096×8 d) 4096×1024 f) Ništa od navedenoga

16 Memorijski modul ima $2^{\frac{1}{2}D}$ organizaciju. Ako je duljina logičke riječi 8 bitova, adresni dekodler retka ima 10 adresnih bitova, a pristupni MUX/DEMUX 4 adresna bita, koliko bitova ima fizička riječ?

- a) 10 b) 8 c) 1024 **d) 128** e) 16 f) Ništa od navedenoga

17 Za koju vrstu memorije vrijedi da je čitanje destruktivna operacija?

- a) EEPROM b) EPROM **c) DRAM** d) SRAM e) PROM f) Ništa od navedenoga

18 5-bitovni AD pretvornik mjeri ulazne napone od 0 V do 6.2 V. Odredite koliko iznosi pogreška kvantizacije (uz pretpostavku da je minimalna moguća).

- a) ± 0.62 V b) ± 0.2 V c) ± 0.4 V d) ± 0.01 V **e) ± 0.1 V** f) Ništa od navedenoga

19 Razmatramo različita 5-bitovna brojila. Označimo s n_{pp} duljinu ciklusa 5-bitovnog binarnog brojila s paralelnim prijenosom, s n_{sp} duljinu ciklusa 5-bitovnog binarnog brojila sa serijskim prijenosom, s n_{pb} duljinu ciklusa 5-bitovnog prstenastog brojila te s n_{up} duljinu ciklusa 5-bitovnog brojila s ukrštenim prstenom. Što je od ponuđenoga točno?

- a) $n_{sp} > n_{pp} > n_{pb}$ **c) $n_{sp} > n_{up} > n_{pb}$** e) $n_{pp} > n_{pb} > n_{up}$
b) $n_{pb} > n_{up} > n_{pp}$ d) $n_{pp} > n_{up} > n_{sp}$ f) Ništa od navedenoga

20 Programirajući sklopovi ispisne memorije koje je korisnik mogao programirati električkim putem, a brisati izlaganjem ultraljubičastom svjetlu (primjerice Suncu) su:

- a) EEPROM b) DRAM **c) EPROM** d) SRAM e) PROM f) Ništa od navedenoga

21 Na raspolaganju je trobitni posmačni registar čiji su izlazi Q_2 , Q_1 i Q_0 , a posmak obavlja od Q_2 prema Q_0 . Na njegov serijski ulaz S_{in} dovodi se $Q_0 \oplus Q_2$. Ima li taj sklop siguran start? Pri čitanju stanja, Q_2 je bit najveće težine. Jedan dio njegovog ciklusa je:

- a) nema, $7 \rightarrow 3 \rightarrow 1$ c) ima, $6 \rightarrow 7 \rightarrow 3$ e) nema, $4 \rightarrow 2 \rightarrow 1$
b) nema, $4 \rightarrow 6 \rightarrow 7$ d) ima, $2 \rightarrow 1 \rightarrow 4$ f) Ništa od navedenoga

22 Tehnologijom CMOS uz minimalni utrošak tranzistora potrebno je ostvariti sklop koji generira Booleovu funkciju $f = A + B + C \cdot (D + E + F + \bar{G})$. Ako su nam na raspolaganju samo varijable, koliko trebamo p-kanalnih MOSFET-a?

- a) 14 b) 7 c) 5 **d) 9** e) 11 f) Ništa od navedenoga

23 Brojilo s ukrštenim prstenom izvedeno je uporabom 3-bitovnog posmačnog registra čiji su izlazi Q_0 , Q_1 i Q_2 , te se podatak posmiče od izlaza Q_0 prema izlazu Q_2 . Početno stanje registra je 000. Na izlaze ovog brojila spojen je multipleksor 2/1, i to na sljedeći način: $d_0 = Q_0$, $d_1 = Q_1$, $s = Q_2$. Razmotrite podatak koji se pojavljuje na izlazu multipleksora, i ciklus koji se tu dobiva. Označimo s n_1 broj stanja u ciklusu za koja je izlaz jednak 1, a s n_0 broj stanja za koja je izlaz jednak 0. n_1/n_0 je:

- a) 1 b) 3 **c) 2** d) 0,5 e) 0,25 f) Ništa od navedenoga

24 Jezikom VHDL opisali smo T-bistabil kao sklop naziva **tff**. Korištenjem sklopa **tff** kao komponente treba napisati strukturni VHDL model sklopa **acounter**, koji predstavlja asinkrono binarno brojilo koje broji od 0 do 31. U arhitekturi sklopa **acounter**, koliko ćemo puta morati napisati **PORT MAP**, uz pretpostavku da se ne koristi naredba **generate**?

- a) 8 **b) 5** c) 13 d) 1 e) 32 f) Ništa od navedenoga

ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

Grupa C

- 1 Koji je rezultat aritmetičkog posmaka u desno za dva mjesta 7-bitovnog binarnog broja 1100010 koji se čuva u 7-bitovnom registru?

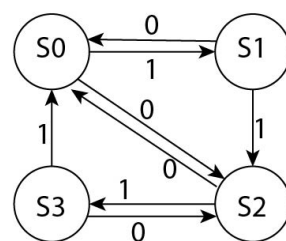
☒ a) 1111000 b) 0011100 c) 1111110 d) 0011000 e) 1011000 f) Ništa od navedenoga

- 2 U registrima procesora pohranjen je sadržaj koji interpretiramo kao cijele brojeve (uz prikaz B-komplementom). Sadržaj jednog od tih registara potrebno je podijeliti s 2. Koja operacija posmaka će to učiniti?

a) logički posmak udesno c) aritmetički posmak ulijevo ☒ e) aritmetički posmak udesno
b) logički posmak ulijevo d) kružni posmak udesno f) Ništa od navedenoga

- 3 Na slici je prikazan dijagram promjene stanja. Ovaj sekvencijski sklop potrebno je izvesti s JK-bistabilima, a za kodiranje stanja koristi se Grayev kod. Odredite Booleove funkcije ulaza J svakog bistabila. X predstavlja ulaz sklopa.

a) $J_0 = X + \bar{Q}_0$, $J_1 = \bar{Q}_1 \cdot Q_0$ d) $J_0 = \bar{Q}_1 + \bar{Q}_0$, $J_1 = \bar{Q}_1 \cdot X$
b) $J_0 = \bar{Q}_0$, $J_1 = \bar{Q}_0 \cdot X$ ☒ e) $J_0 = \bar{X} + \bar{Q}_1$, $J_1 = \bar{Q}_0 \cdot \bar{X} + Q_0 \cdot X$
c) $J_0 = X$, $J_1 = X + Q_1$ f) Ništa od navedenoga



- 4 Zadan je sekvencijski sklop koji ima ulaz X , izlaz Z i sastoji se od četiri bistabila. Od ponuđenih Booleovih funkcija koje definiraju izlaz Z odaberite onu koja odgovara Mooreovom automatu.

a) $Z = \bar{Q}_3 \cdot Q_2 \cdot X$ c) $Z = Q_3 + Q_2 \cdot Q_1 \cdot X$ e) $Z = \bar{Q}_3 \cdot Q_1 \cdot Q_0 \cdot X$
☒ b) $Z = Q_3 \cdot Q_2 + Q_1$ d) $Z = Q_3 \cdot Q_2 \cdot X + Q_1$ f) Ništa od navedenoga

- 5 Asinkrono binarno brojilo **unazad** sastoji se od 4 bistabila T koji imaju asinkrone ulaze za postavljanje i brisanje, a koji se aktiviraju logičkom 1. Asinkroni ulazi za postavljanje bistabila B_0 i B_2 spojeni su na signal X , a bistabila B_1 i B_3 spojeni su na logičku 0. Asinkroni ulazi za brisanje bistabila B_1 i B_3 spojeni su na signal X , a bistabila B_0 i B_2 na logičku 0. Koju funkciju treba obavljati signal X kako bi brojilo brojalo u ciklusu duljine 9? Izlazi bistabila označeni su s Q_3, Q_2, Q_1, Q_0 .

a) $Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ c) $Q_3 \cdot \bar{Q}_2 \cdot Q_1 \cdot \bar{Q}_0$ e) $\bar{Q}_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot Q_0$
☒ b) $\bar{Q}_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ d) $Q_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot \bar{Q}_0$ f) Ništa od navedenoga

- 6 Koliko iznosi maksimalna frekvencija signala takta 6-bitnog sinkronog binarnog brojila s paralelnim prijenosom, ako je zadano sljedeće: $t_{db} = 20ns$, $t_{setup} = 25ns$, $t_{hold} = 15ns$. Logički sklopovi kasne $5ns$.

a) 10 MHz b) 15,4 MHz ☒ c) 20 MHz d) 13,3 MHz e) 40 MHz f) Ništa od navedenoga

- 7 Asinkrono binarno brojilo unaprijed sastoji se od 3 bistabila T i minimalnog broja logičkih sklopova. Za postavljanje brojila na početak ciklusa brojanja koriste se asinkroni ulazi za postavljanje. Brojilo je projektirano da broji u ciklusu duljine 4. Kolika je maksimalna dozvoljena frekvencija signala takta ako je zadano sljedeće: $t_{db} = 25ns$, $t_{setup} = 20ns$, $t_{hold} = 10ns$, $t_{oc} = 30ns$ i $t_{dls} = 5ns$.

a) 3,5 MHz b) 12,5 MHz ☒ c) 9,5 MHz d) 20 MHz e) 10 MHz f) Ništa od navedenoga

- 8 Uporabom minimalno potrebnog broja bistabila JK projektiran je sekvencijski sklop koji na svojem izlazu ciklički generira prvih 10 brojeva Fibonaccijevog niza (u binarnom zapisu), odnosno brojeve 1, 1, 2, 3, 5, 8, 13, 21, 34, 55. Koliko je minimalno bistabila potrebno za izvedbu takvog sklopa?

a) 6 b) 55 c) 8 d) 1 ☒ e) 4 f) Ništa od navedenoga

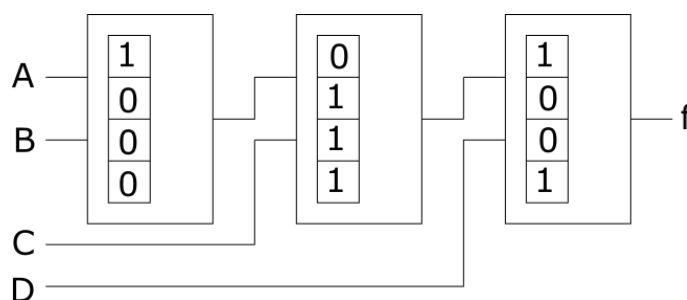
- 9 Neki sklop u tehnologiji CMOS sastoji se od pritezne mreže na napajanje (PUN) u kojoj se nalaze tri paralelno spojena p-kanalna MOSFET-a, te pritezne mreže na masu (PDN) u kojoj se nalaze tri serijski spojena n-kanalna MOSFET-a. Ako varijable dovedene na upravljačke elektrode tranzistora označimo s A, B i C, koju logičku funkciju obavlja taj sklop u pozitivnoj logici?

a) NILI(A, B, C) c) I(A, B, C) e) XOR(A, B, C)
 b) ILI(A, B, C) **d) NI(A, B, C)** f) Ništa od navedenoga

- 10 Neki digitalni sklop radi na frekvenciji $f_1 = 100$ MHz, uz napon napajanja $U_1 = 3$ V. Želimo što više povećati frekvenciju rada sklopa, ali bez povećanja dinamičke disipacije, pa stoga istovremeno smanjujemo napon napajanja. No, smanjivanjem napona napajanja smanjuje se i granica istosmjernje smetnje. Uz pretpostavku da istosmjerna granica smetnje mora biti barem 0.2 V, odredite na kojoj maksimalnoj frekvenciji može raditi taj sklop. Poznato je da su rasponi napona pridruženi logičkoj 0 i 1 ovisni o naponu napajanja, te da se za proizvoljni napon napajanja U zabranjeno područje na izlazu sklopa prostire u rasponu od $0.3 \cdot U$ do $0.7 \cdot U$, a na ulazu u sklop u rasponu od $0.4 \cdot U$ do $0.6 \cdot U$.

a) 233 MHz b) 120 MHz c) 200 MHz **d) 225 MHz** e) 150 MHz f) Ništa od navedenoga

- 11 Funkcija $f(A, B, C, D)$ ostvarena je uporabom konfigurabilnih logičkih blokova (CLB) sklopa FPGA, kako je prikazano na slici. Gornji ulaz svakog CLB-a je a_1 , donji a_0 . Odredite minimalni oblik funkcije f .



a) $\bar{A}BC\bar{D} + B\bar{C}\bar{D} + \bar{C}D$
 b) $AB\bar{C} + BC\bar{D} + \bar{A}\bar{B}CD$
c) $A\bar{C}\bar{D} + B\bar{C}\bar{D} + \bar{A}\bar{B}D + CD$
 d) $\bar{A}\bar{C}\bar{D} + AB\bar{C}\bar{D} + \bar{A}\bar{B} + CD$
 e) $AC\bar{D} + B\bar{C}D + \bar{A}\bar{B}C + C\bar{D}$
 f) Ništa od navedenoga

- 12 Dvije logičke funkcije $f_0(A, B, C) = AB + AC$ i $f_1(A, B, C) = \bar{A}B + B\bar{C}$ želimo ostvariti uporabom programirljivog logičkog polja (PLA) tipa NI-NI minimalnih dimenzija. Kakav nam sklop treba? Ponudeni odgovori su oblika broj ulaza $\times$ broj sklopova prve razine $\times$ broj izlaza.

a) $2 \times 3 \times 2$ b) $2 \times 4 \times 2$ **c) $3 \times 3 \times 2$** d) $3 \times 1 \times 2$ e) $3 \times 4 \times 3$ f) Ništa od navedenoga

- 13 Na raspolaganju je težinski 4-bitni DA pretvornik s operacijskim pojačalom (za kod 8421). Ako je struja kroz najmanji otpor u težinskom dijelu 4mA, referentni napon napajanja $U_{REF}=4V$, a otpor R_f u povratnoj vezi operacijskog pojačala $2k\Omega$, koliki će se napon dobiti na izlazu pretvornika kada na ulaz dovedemo podatak 11?

a) -11V b) -10V c) -4V d) -7V e) -9V f) Ništa od navedenoga

- 14 8-bitni AD pretvornik sa sukcesivnom aproksimacijom ulazni napon od 10V pretvara 200 ns. Koliko vremena će mu trebati za pretvorbu napona od 5V?

a) 100 ns b) 300 ns c) 50 ns d) 400 ns **e) 200 ns** f) Ništa od navedenoga

- 15 Veća memorija izgrađena je uporabom memorijskih modula RAM-a kapaciteta 1024×8 bita koji su raspoređeni prema slici. Koliki je kapacitet tako izgrađene memorije?

M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1

a) 1024×8 **c) 4096×32** e) 4096×1024
 b) 4096×8 d) 1024×32 f) Ništa od navedenoga

16 Memorijski modul ima $2^{\frac{1}{2}D}$ organizaciju. Ako je duljina logičke riječi 8 bitova, adresni dekodler retka ima 10 adresnih bitova, a pristupni MUX/DEMUX 4 adresna bita, koliko bitova ima fizička riječ?

- a) 16 ☒ b) 128 c) 1024 d) 8 e) 10 f) Ništa od navedenoga

17 Za koju vrstu memorije vrijedi da je čitanje destruktivna operacija?

- a) EEPROM ☒ b) DRAM c) EPROM d) SRAM e) PROM f) Ništa od navedenoga

18 5-bitovni AD pretvornik mjeri ulazne napone od 0 V do 6.2 V. Odredite koliko iznosi pogreška kvantizacije (uz pretpostavku da je minimalna moguća).

- a) ± 0.62 V ☒ b) ± 0.1 V c) ± 0.01 V d) ± 0.4 V e) ± 0.2 V f) Ništa od navedenoga

19 Razmatramo različita 5-bitovna brojila. Označimo s n_{pp} duljinu ciklusa 5-bitovnog binarnog brojila s paralelnim prijenosom, s n_{sp} duljinu ciklusa 5-bitovnog binarnog brojila sa serijskim prijenosom, s n_{pb} duljinu ciklusa 5-bitovnog prstenastog brojila te s n_{up} duljinu ciklusa 5-bitovnog brojila s ukrštenim prstenom. Što je od ponuđenoga točno?

- a) $n_{pp} > n_{up} > n_{sp}$ c) $n_{sp} > n_{pp} > n_{pb}$ ☒ e) $n_{sp} > n_{up} > n_{pb}$
b) $n_{pp} > n_{pb} > n_{up}$ d) $n_{pb} > n_{up} > n_{pp}$ f) Ništa od navedenoga

20 Programirajući sklopovi ispisne memorije koje je korisnik mogao programirati električkim putem, a brisati izlaganjem ultraljubičastom svjetlu (primjerice Suncu) su:

- ☒ a) EPROM b) EEPROM c) SRAM d) PROM e) DRAM f) Ništa od navedenoga

21 Na raspolaganju je trobitni posmačni registar čiji su izlazi Q_2 , Q_1 i Q_0 , a posmak obavlja od Q_2 prema Q_0 . Na njegov serijski ulaz S_{in} dovodi se $Q_0 \oplus Q_2$. Ima li taj sklop siguran start? Pri čitanju stanja, Q_2 je bit najveće težine. Jedan dio njegovog ciklusa je:

- a) ima, $6 \rightarrow 7 \rightarrow 3$ c) ima, $2 \rightarrow 1 \rightarrow 4$ ☒ e) nema, $4 \rightarrow 6 \rightarrow 7$
b) nema, $4 \rightarrow 2 \rightarrow 1$ d) nema, $7 \rightarrow 3 \rightarrow 1$ f) Ništa od navedenoga

22 Tehnologijom CMOS uz minimalni utrošak tranzistora potrebno je ostvariti sklop koji generira Booleovu funkciju $f = A + B + C \cdot (D + E + F + \bar{G})$. Ako su nam na raspolaganju samo varijable, koliko trebamo p-kanalnih MOSFET-a?

- a) 14 ☒ b) 9 c) 7 d) 5 e) 11 f) Ništa od navedenoga

23 Brojilo s ukrštenim prstenom izvedeno je uporabom 3-bitovnog posmačnog registra čiji su izlazi Q_0 , Q_1 i Q_2 , te se podatak posmiče od izlaza Q_0 prema izlazu Q_2 . Početno stanje registra je 000. Na izlaze ovog brojila spojen je multipleksor 2/1, i to na sljedeći način: $d_0 = Q_0$, $d_1 = Q_1$, $s = Q_2$. Razmotrite podatak koji se pojavljuje na izlazu multipleksora, i ciklus koji se tu dobiva. Označimo s n_1 broj stanja u ciklusu za koja je izlaz jednak 1, a s n_0 broj stanja za koja je izlaz jednak 0. n_1/n_0 je:

- a) 0,25 b) 0,5 c) 3 d) 1 ☒ e) 2 f) Ništa od navedenoga

24 Jezikom VHDL opisali smo T-bistabil kao sklop naziva **tff**. Korištenjem sklopa **tff** kao komponente treba napisati strukturni VHDL model sklopa **acounter**, koji predstavlja asinkrono binarno brojilo koje broji od 0 do 31. U arhitekturi sklopa **acounter**, koliko ćemo puta morati napisati **PORT MAP**, uz pretpostavku da se ne koristi naredba **generate**?

- a) 32 ☒ b) 5 c) 1 d) 8 e) 13 f) Ništa od navedenoga

ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

Grupa D

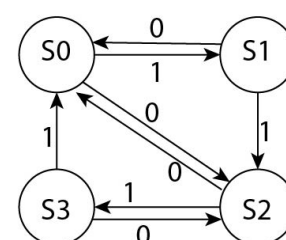
1 Koji je rezultat aritmetičkog posmaka u desno za dva mjesta 7-bitovnog binarnog broja 1100010 koji se čuva u 7-bitovnom registru?

- a) 0011100 **b)** 1111000 c) 1011000 d) 0011000 e) 1111110 f) Ništa od navedenoga

2 U registrima procesora pohranjen je sadržaj koji interpretiramo kao cijele brojeve (uz prikaz B-komplementom). Sadržaj jednog od tih registara potrebno je podijeliti s 2. Koja operacija posmaka će to učiniti?

- a) kružni posmak udesno c) logički posmak ulijevo **e)** aritmetički posmak udesno
b) aritmetički posmak ulijevo d) logički posmak udesno f) Ništa od navedenoga

3 Na slici je prikazan dijagram promjene stanja. Ovaj sekvencijski sklop potrebno je izvesti s JK-bistabilima, a za kodiranje stanja koristi se Grayev kod. Odredite Booleove funkcije ulaza J svakog bistabila. X predstavlja ulaz sklopa.



- a) $J_0 = \bar{Q}_0, J_1 = \bar{Q}_0 \cdot X$ d) $J_0 = \bar{Q}_1 + \bar{Q}_0, J_1 = \bar{Q}_1 \cdot X$
b) $J_0 = X, J_1 = X + Q_1$ e) $J_0 = X + \bar{Q}_0, J_1 = \bar{Q}_1 \cdot Q_0$
c) $J_0 = \bar{X} + \bar{Q}_1, J_1 = \bar{Q}_0 \cdot \bar{X} + Q_0 \cdot X$ f) Ništa od navedenoga

4 Zadan je sekvencijski sklop koji ima ulaz X, izlaz Z i sastoji se od četiri bistabila. Od ponuđenih Booleovih funkcija koje definiraju izlaz Z odaberite onu koja odgovara Mooreovom automatu.

- a) $Z = Q_3 + Q_2 \cdot Q_1 \cdot X$ c) $Z = Q_3 \cdot Q_2 \cdot X + Q_1$ **e)** $Z = Q_3 \cdot Q_2 + Q_1$
b) $Z = \bar{Q}_3 \cdot Q_2 \cdot X$ d) $Z = \bar{Q}_3 \cdot Q_1 \cdot Q_0 \cdot X$ f) Ništa od navedenoga

5 Asinkrono binarno brojilo **unazad** sastoji se od 4 bistabila T koji imaju asinkrone ulaze za postavljanje i brisanje, a koji se aktiviraju logičkom 1. Asinkroni ulazi za postavljanje bistabila B_0 i B_2 spojeni su na signal X, a bistabila B_1 i B_3 spojeni su na logičku 0. Asinkroni ulazi za brisanje bistabila B_1 i B_3 spojeni su na signal X, a bistabila B_0 i B_2 na logičku 0. Koju funkciju treba obavljati signal X kako bi brojilo brojalo u ciklusu duljine 9? Izlazi bistabila označeni su s Q_3, Q_2, Q_1, Q_0 .

- a) $Q_3 \cdot \bar{Q}_2 \cdot Q_1 \cdot \bar{Q}_0$ c) $\bar{Q}_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ **e)** $Q_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot \bar{Q}_0$
b) $\bar{Q}_3 \cdot Q_2 \cdot \bar{Q}_1 \cdot Q_0$ d) $Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$ f) Ništa od navedenoga

6 Koliko iznosi maksimalna frekvencija signala takta 6-bitnog sinkronog binarnog brojila s paralelnim prijenosom, ako je zadano sljedeće: $t_{db} = 20ns$, $t_{setup} = 25ns$, $t_{hold} = 15ns$. Logički sklopovi kasne $5ns$.

- a) 13,3 MHz b) 10 MHz c) 15,4 MHz d) 40 MHz **e)** 20 MHz f) Ništa od navedenoga

7 Asinkrono binarno brojilo unaprijed sastoji se od 3 bistabila T i minimalnog broja logičkih sklopova. Za postavljanje brojila na početak ciklusa brojanja koriste se asinkroni ulazi za postavljanje. Brojilo je projektirano da broji u ciklusu duljine 4. Kolika je maksimalna dozvoljena frekvencija signala takta ako je zadano sljedeće: $t_{db} = 25ns$, $t_{setup} = 20ns$, $t_{hold} = 10ns$, $t_{oc} = 30ns$ i $t_{dls} = 5ns$.

- a) 3,5 MHz b) 10 MHz c) 20 MHz **d)** 9,5 MHz e) 12,5 MHz f) Ništa od navedenoga

8 Uporabom minimalno potrebnog broja bistabila JK projektiran je sekvencijski sklop koji na svojem izlazu ciklički generira prvih 10 brojeva Fibonaccijevog niza (u binarnom zapisu), odnosno brojeve 1, 1, 2, 3, 5, 8, 13, 21, 34, 55. Koliko je minimalno bistabila potrebno za izvedbu takvog sklopa?

- a) 6 b) 55 **c)** 4 d) 8 e) 1 f) Ništa od navedenoga

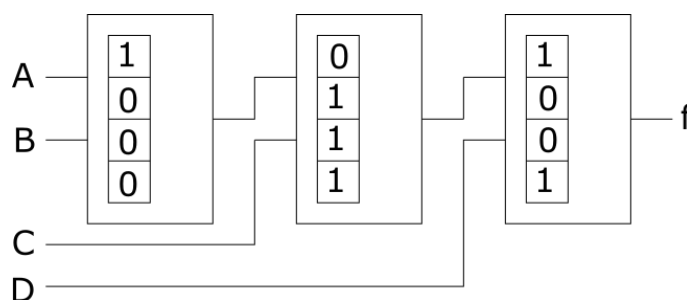
- 9 Neki sklop u tehnologiji CMOS sastoji se od pritezne mreže na napajanje (PUN) u kojoj se nalaze tri paralelno spojena p-kanalna MOSFET-a, te pritezne mreže na masu (PDN) u kojoj se nalaze tri serijski spojena n-kanalna MOSFET-a. Ako varijable dovedene na upravljačke elektrode tranzistora označimo s A, B i C, koju logičku funkciju obavlja taj sklop u pozitivnoj logici?

a) $NI(A, B, C)$ c) $XOR(A, B, C)$ e) $I(A, B, C)$
 b) $ILI(A, B, C)$ d) $NILI(A, B, C)$ f) Ništa od navedenoga

- 10 Neki digitalni sklop radi na frekvenciji $f_1 = 100$ MHz, uz napon napajanja $U_1 = 3$ V. Želimo što više povećati frekvenciju rada sklopa, ali bez povećanja dinamičke disipacije, pa stoga istovremeno smanjujemo napon napajanja. No, smanjivanjem napona napajanja smanjuje se i granica istosmjernje smetnje. Uz pretpostavku da istosmjerna granica smetnje mora biti barem 0.2 V, odredite na kojoj maksimalnoj frekvenciji može raditi taj sklop. Poznato je da su rasponi napona pridruženi logičkoj 0 i 1 ovisni o naponu napajanja, te da se za proizvoljni napon napajanja U zabranjeno područje na izlazu sklopa prostire u rasponu od $0.3 \cdot U$ do $0.7 \cdot U$, a na ulazu u sklop u rasponu od $0.4 \cdot U$ do $0.6 \cdot U$.

a) 225 MHz b) 150 MHz c) 200 MHz d) 233 MHz e) 120 MHz f) Ništa od navedenoga

- 11 Funkcija $f(A, B, C, D)$ ostvarena je uporabom konfigurabilnih logičkih blokova (CLB) sklopa FPGA, kako je prikazano na slici. Gornji ulaz svakog CLB-a je a_1 , donji a_0 . Odredite minimalni oblik funkcije f .



a) $AC\bar{D} + B\bar{C}D + \bar{A}\bar{B}C + C\bar{D}$
 b) $\bar{A}BC\bar{D} + B\bar{C}\bar{D} + \bar{C}D$
 c) $AB\bar{C} + B\bar{C}\bar{D} + \bar{A}\bar{B}CD$
 d) $AC\bar{D} + B\bar{C}\bar{D} + \bar{A}\bar{B}D + CD$
 e) $\bar{A}\bar{C}\bar{D} + AB\bar{C}\bar{D} + \bar{A}\bar{B} + CD$
 f) Ništa od navedenoga

- 12 Dvije logičke funkcije $f_0(A, B, C) = AB + AC$ i $f_1(A, B, C) = \bar{A}B + B\bar{C}$ želimo ostvariti uporabom programirljivog logičkog polja (PLA) tipa NI-NI minimalnih dimenzija. Kakav nam sklop treba? Ponudeni odgovori su oblika broj ulaza $\times$ broj sklopova prve razine $\times$ broj izlaza.

a) $2 \times 4 \times 2$ b) $2 \times 3 \times 2$ c) $3 \times 1 \times 2$ d) $3 \times 4 \times 3$ e) $3 \times 3 \times 2$ f) Ništa od navedenoga

- 13 Na raspolaganju je težinski 4-bitni DA pretvornik s operacijskim pojačalom (za kod 8421). Ako je struja kroz najmanji otpor u težinskom dijelu 4mA, referentni napon napajanja $U_{REF}=4V$, a otpor R_f u povratnoj vezi operacijskog pojačala $2k\Omega$, koliki će se napon dobiti na izlazu pretvornika kada na ulaz dovedemo podatak 11?

a) -7V b) -9V c) -11V d) -4V e) -10V f) Ništa od navedenoga

- 14 8-bitni AD pretvornik sa sukcesivnom aproksimacijom ulazni napon od 10V pretvara 200 ns. Koliko vremena će mu trebati za pretvorbu napona od 5V?

a) 400 ns b) 100 ns c) 200 ns d) 50 ns e) 300 ns f) Ništa od navedenoga

- 15 Veća memorija izgrađena je uporabom memorijskih modula RAM-a kapaciteta 1024×8 bita koji su raspoređeni prema slici. Koliki je kapacitet tako izgrađene memorije?

M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1
M1	M1	M1	M1

a) 4096×8 c) 1024×8 e) 1024×32
 b) 4096×32 d) 4096×1024 f) Ništa od navedenoga

16 Memorijski modul ima $2^{\frac{1}{2}D}$ organizaciju. Ako je duljina logičke riječi 8 bitova, adresni dekodler retka ima 10 adresnih bitova, a pristupni MUX/DEMUX 4 adresna bita, koliko bitova ima fizička riječ?

- ☐ a) 128 b) 1024 c) 16 d) 10 e) 8 f) Ništa od navedenoga

17 Za koju vrstu memorije vrijedi da je čitanje destruktivna operacija?

- a) PROM ☒ b) DRAM c) EEPROM d) SRAM e) EPROM f) Ništa od navedenoga

18 5-bitovni AD pretvornik mjeri ulazne napone od 0 V do 6.2 V. Odredite koliko iznosi pogreška kvantizacije (uz pretpostavku da je minimalna moguća).

- a) ± 0.2 V b) ± 0.4 V ☒ c) ± 0.1 V d) ± 0.01 V e) ± 0.62 V f) Ništa od navedenoga

19 Razmatramo različita 5-bitovna brojila. Označimo s n_{pp} duljinu ciklusa 5-bitovnog binarnog brojila s paralelnim prijenosom, s n_{sp} duljinu ciklusa 5-bitovnog binarnog brojila sa serijskim prijenosom, s n_{pb} duljinu ciklusa 5-bitovnog prstenastog brojila te s n_{up} duljinu ciklusa 5-bitovnog brojila s ukrštenim prstenom. Što je od ponuđenoga točno?

- a) $n_{pb} > n_{up} > n_{pp}$ c) $n_{sp} > n_{pp} > n_{pb}$ e) $n_{pp} > n_{up} > n_{sp}$
☒ b) $n_{sp} > n_{up} > n_{pb}$ d) $n_{pp} > n_{pb} > n_{up}$ f) Ništa od navedenoga

20 Programirajući sklopovi ispisne memorije koje je korisnik mogao programirati električkim putem, a brisati izlaganjem ultraljubičastom svjetlu (primjerice Suncu) su:

- ☒ a) EPROM b) SRAM c) DRAM d) EEPROM e) PROM f) Ništa od navedenoga

21 Na raspolaganju je trobitni posmačni registar čiji su izlazi Q_2 , Q_1 i Q_0 , a posmak obavlja od Q_2 prema Q_0 . Na njegov serijski ulaz S_{in} dovodi se $Q_0 \oplus Q_2$. Ima li taj sklop siguran start? Pri čitanju stanja, Q_2 je bit najveće težine. Jedan dio njegovog ciklusa je:

- a) ima, $2 \rightarrow 1 \rightarrow 4$ ☒ c) nema, $4 \rightarrow 6 \rightarrow 7$ e) nema, $7 \rightarrow 3 \rightarrow 1$
b) nema, $4 \rightarrow 2 \rightarrow 1$ d) ima, $6 \rightarrow 7 \rightarrow 3$ f) Ništa od navedenoga

22 Tehnologijom CMOS uz minimalni utrošak tranzistora potrebno je ostvariti sklop koji generira Booleovu funkciju $f = A + B + C \cdot (D + E + F + \bar{G})$. Ako su nam na raspolaganju samo varijable, koliko trebamo p-kanalnih MOSFET-a?

- a) 11 ☒ b) 9 c) 5 d) 7 e) 14 f) Ništa od navedenoga

23 Brojilo s ukrštenim prstenom izvedeno je uporabom 3-bitovnog posmačnog registra čiji su izlazi Q_0 , Q_1 i Q_2 , te se podatak posmiče od izlaza Q_0 prema izlazu Q_2 . Početno stanje registra je 000. Na izlaze ovog brojila spojen je multipleksor 2/1, i to na sljedeći način: $d_0 = Q_0$, $d_1 = Q_1$, $s = Q_2$. Razmotrite podatak koji se pojavljuje na izlazu multipleksora, i ciklus koji se tu dobiva. Označimo s n_1 broj stanja u ciklusu za koja je izlaz jednak 1, a s n_0 broj stanja za koja je izlaz jednak 0. n_1/n_0 je:

- a) 3 b) 0,25 c) 1 ☒ d) 2 e) 0,5 f) Ništa od navedenoga

24 Jezikom VHDL opisali smo T-bistabil kao sklop naziva **tff**. Korištenjem sklopa **tff** kao komponente treba napisati strukturni VHDL model sklopa **acounter**, koji predstavlja asinkrono binarno brojilo koje broji od 0 do 31. U arhitekturi sklopa **acounter**, koliko ćemo puta morati napisati **PORT MAP**, uz pretpostavku da se ne koristi naredba **generate**?

- a) 32 b) 1 c) 8 ☒ d) 5 e) 13 f) Ništa od navedenoga