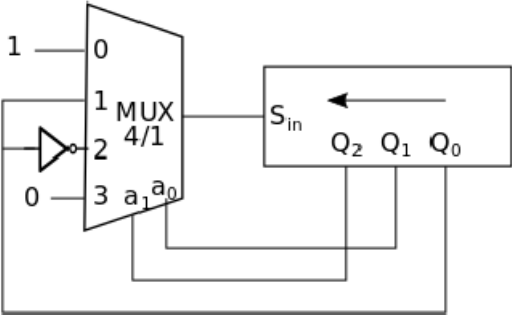
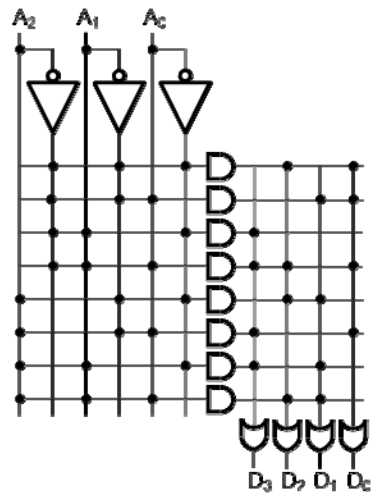
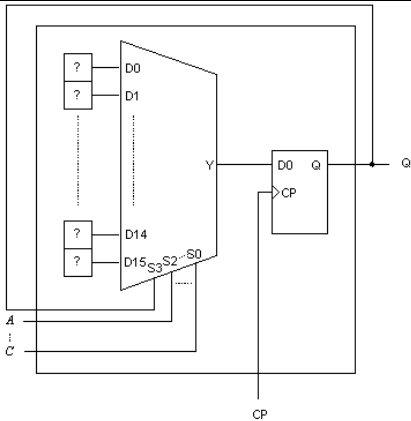
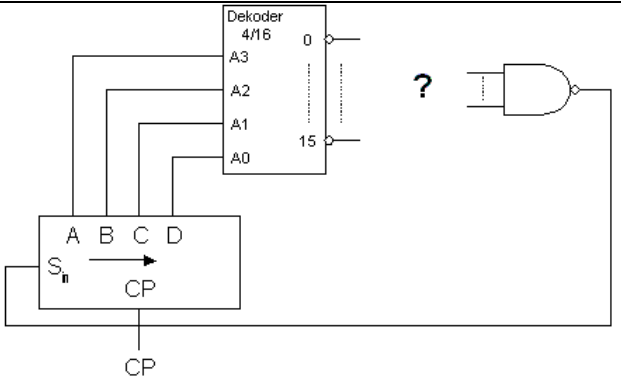


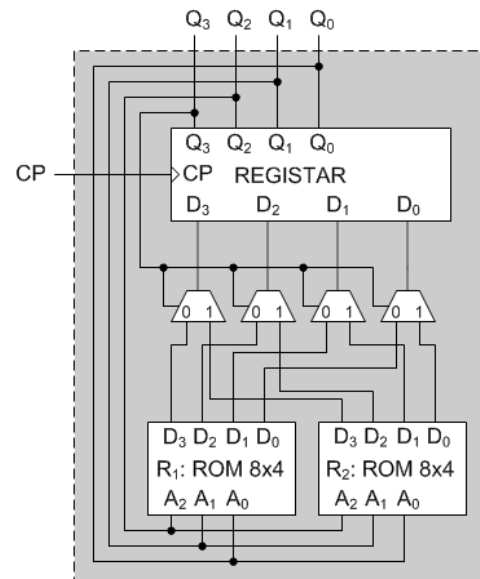
# ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

## Grupa A

|   |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |
|---|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1 | <p>Koliko je multipleksora 2/1 potrebno za realizaciju multipleksorskog stabla 8/1?</p> <p>a) 8<br/>b) 15<br/>c) 4</p> <p>d) 7<br/>e) 3<br/>f) ništa od navedenoga</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |
| 2 | <p>Mooreov stroj s konačnim brojem stanja ima 4 stanja i izgrađen je pomoću dva bistabila tipa T. Stanje <math>S_i</math> kodirano je binarnim zapisom broja <math>i</math>. Sklop ima jedan ulaz <math>X</math> i jedan izlaz <math>Z</math>. Ako je <math>X=0</math>, sklop iz stanja <math>S_i</math> prelazi u stanje <math>S_{i+1}</math>, a ako je <math>X=1</math> iz stanja <math>S_i</math> prelazi u stanje <math>S_{i+2}</math> (oboje u modulo 4 aritmetici - npr. ako se sklop nalazi u stanju <math>S_3</math>, za <math>X=0</math> prijeći će u stanje <math>S_0</math>, a za <math>X=1</math> u stanje <math>S_1</math>). Izlaz <math>Z</math> je 1 u stanju <math>S_3</math>, a u svim ostalim stanjima je 0. Kako glase logičke jednačbe za ulaze <math>T_1</math> i <math>T_0</math> dvaju bistabila?</p> <p>a) <math>T_1 = Q_1 + \bar{Q}_0</math>; <math>T_0 = X</math><br/>b) <math>T_1 = Q_0 + X</math>; <math>T_0 = \bar{X}</math><br/>c) <math>T_1 = \bar{Q}_1 + \bar{Q}_0</math>; <math>T_0 = 1</math></p> <p>d) <math>T_1 = Q_0 \cdot \bar{X}</math>; <math>T_0 = T_1 + X</math><br/>e) <math>T_1 = Q_0 \cdot \bar{Q}_1</math>; <math>T_0 = Q_1 \cdot X</math><br/>f) ništa od navedenoga</p> |
| 3 | <p>Trobitnim posmačnim registrom u lijevo i multipleksorom 4/1 ostvaren je sklop prema slici. Koji od sljedećih nizova predstavlja dio ciklusa brojanja tog sklopa te ima li prikazani sklop siguran start?</p>  <p>a) <math>7 \rightarrow 3 \rightarrow 0 \rightarrow 2</math>; nema<br/>b) <math>6 \rightarrow 7 \rightarrow 3 \rightarrow 1</math>; ima<br/>c) <math>1 \rightarrow 4 \rightarrow 0 \rightarrow 2</math>; nema<br/>d) <math>3 \rightarrow 7 \rightarrow 6 \rightarrow 4</math>; ima<br/>e) <math>0 \rightarrow 1 \rightarrow 4 \rightarrow 6</math>; nema<br/>f) ništa od navedenoga</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |
| 4 | <p>Sekvencijski sklop s jednim ulazom <math>X</math> i bez dodatnih izlaza ostvaren je pomoću dva bistabila tipa JK, izravno prema jednačbama: <math>J_0 = \bar{Q}_1 + X</math>; <math>K_0 = Q_0</math>; <math>J_1 = \bar{X}</math>; <math>K_1 = Q_1 + \bar{Q}_0</math>. Stanje <math>S_i</math> kodirano je kao binarno zapisani broj <math>i</math>. U koja je stanja moguće prijeći s <math>X=1</math>?</p> <p>a) <math>S_0</math> i <math>S_1</math><br/>b) <math>S_1</math>, <math>S_2</math> i <math>S_3</math></p> <p>c) <math>S_0</math><br/>d) <math>S_1</math> i <math>S_3</math></p> <p>e) sva četiri<br/>f) ništa od navedenoga</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |
| 5 | <p>Razmatramo tri različite izvedbe 5-bitnog binarnog brojila unaprijed: asinkronu, sinkronu s paralelnim prijenosom te sinkronu sa serijskim prijenosom. Neka je <math>f_A</math> maksimalna frekvencija rada asinkronog brojila, <math>f_P</math> maksimalna frekvencija sinkronog brojila s paralelnim prijenosom, a <math>f_S</math> maksimalna frekvencija sinkronog brojila sa serijskim prijenosom. Ako je vrijeme kašnjenja bistabila <math>t_{db} = 20</math> ns, a vremena kašnjenja logičkih sklopova, postavljanja bistabila i očitavanja su jednaka te iznose <math>t_{dls} = t_{setup} = t_{oc} = 10</math> ns, koji odnos vrijedi između maksimalnih frekvencija rada tih triju izvedbi?</p> <p>a) <math>f_A &gt; f_P &gt; f_S</math><br/>b) <math>f_A &gt; f_S &gt; f_P</math></p> <p>c) <math>f_S &gt; f_A &gt; f_P</math><br/>d) <math>f_S &gt; f_P &gt; f_A</math></p> <p>e) <math>f_P &gt; f_S &gt; f_A</math><br/>f) ništa od navedenoga</p>                                                                                                                                                                                                                                                       |
| 6 | <p>Standardni programirljivi modul koji ima fiksno dekodersko polje, a programirljivo kodersko polje je:</p> <p>a) FPGA<br/>b) ROM<br/>c) PAL</p> <p>d) PLA<br/>e) CPLD<br/>f) ništa od navedenoga</p>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |

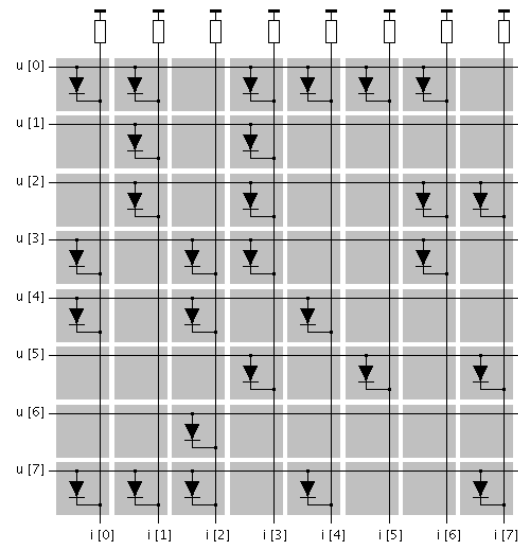
- 7 Na slici je matrični prikaz ROM-a s osam 4-bitnih riječi (ROM 8×4).  $A_2A_1A_0$  su adresni bitovi, a  $D_3D_2D_1D_0$  su podatkovni bitovi. Sadržaj svake memorijske riječi potrebno je zaštititi uporabom parnog pariteta. Dobiveni niz zaštitnih bitova, počev od onog koji odgovara sadržaju memorijske lokacije 0 je:
- 
- a) 01001101    b) 00110000    c) 11101111    d) 00111001    e) 11000111    f) ništa od navedenoga
- 8 Na raspolaganju je 4-ulazni CLB temeljen na LUT-u i bistabilu D, prikazan slikom. Programirati CLB tako da se dobije bistabil čija je funkcija opisana tablicom. Sadržaji prve četiri ćelije LUT-a (ulazi D0 do D3) trebaju biti:
- 
- | A | B | C | $Q^{n+1}$ |
|---|---|---|-----------|
| 0 | 0 | 0 | $Q^n$     |
| 0 | 0 | 1 | 1         |
| 0 | 1 | 0 | 1         |
| 0 | 1 | 1 | 0         |
| 1 | 0 | 0 | $Q^n$     |
| 1 | 0 | 1 | not $Q^n$ |
| 1 | 1 | 0 | 0         |
| 1 | 1 | 1 | not $Q^n$ |
- a) 1011    b) 0110    c) 1110    d) 0011    e) 1001    f) ništa od navedenoga
- 9 Potrebno je projektirati sklop koji će ciklički prolaziti kroz sljedeća stanja: 7, 11, 13, 6, 3, 1, 8, 4, 10, 5, 2, 9, 12, 14. Sklop je potrebno ostvariti uporabom strukture prikazane na slici (posmaćni registar + dekodler 4/16 s niskom aktivnim izlazima). Nespecificirana stanja treba riješiti tako da sklop najbrže stigne u stanje 2. Koje sve izlaze treba spojiti na logički sklop NI? Prilikom očitavanja stanja, izlaz A tretirati kao bit najveće težine.
- 
- a) 0, 1, 2, 4, 7, 9, 11, 12    c) 0, 1, 2, 4, 7, 9, 13, 15    e) 2, 4, 5, 6, 7, 9, 11, 12  
b) 0, 1, 2, 5, 6, 9, 11, 12    d) 1, 2, 4, 7, 9, 11, 12, 14    f) ništa od navedenoga
- 10 Razmatramo slanje podataka komunikacijskim kanalom na kojem djeluju pogreške. Stoga se podatci kodiraju na način da se svaki bit pošalje 7 puta. Koliko pogrešaka takav kod može ispraviti?
- a) 7    b) 6    c) 1    d) 2    e) 3    f) ništa od navedenoga
- 11 Koliko je minimalno potrebno p-kanalnih MOSFET-a kako bi u tehnologiji CMOS realizirali funkciju:  $f = \sum m(0, 1, 2, 3, 6, 7, 10, 11, 14, 15)$ ?
- a) 3    b) 4    c) 5    d) 6    e) 7    f) ništa od navedenoga

- 12 Na raspolaganju je sklop prikazan na slici. Memorije R1 i R2 potrebno je programirati tako da se dobije brojilo koje broji u ciklusu  $5 \rightarrow 14 \rightarrow 1 \rightarrow 7 \rightarrow 9 \rightarrow 15 \rightarrow 6 \rightarrow 11 \rightarrow 8 \rightarrow 2 \rightarrow 4 \rightarrow 3 \rightarrow 12 \rightarrow 10 \rightarrow 13 \rightarrow 0$  (prilikom očitavanja stanja, Q3 tretirati kao bit najveće težine). Koji će sadržaj biti upisan u memoriju R1 na lokaciju 0, a koji u memoriju R2 na lokaciju 7? U odgovorima su ponuđeni traženi podatci u heksadekadskom zapisu.



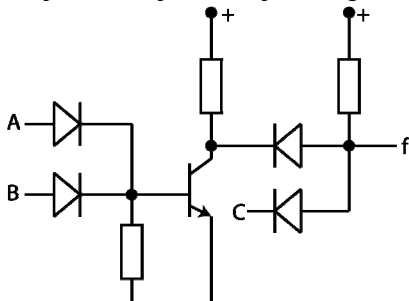
- a) F, 7      b) B, 3      c) 1, 0      d) 5, 6      e) 4, C      f) ništa od navedenoga

- 13 Kodersko polje permanentne memorije prikazano je na slici. Izlazi dekodera su  $u[0]$  do  $u[7]$ . Odredite podatak koji je zapisan na memorijskoj lokaciji 4. Odgovori su dani u heksadekadskoj notaciji. Prilikom očitavanja zapisanih podataka, obratiti pažnju da je bit označen na slici kao  $i[7]$  (skroz desno) bit najveće težine.



- a) 57      b) 73      c) EA      d) 15      e) 1E      f) ništa od navedenoga

- 14 Koju funkciju obavlja sklop na slici?



- a)  $f(A, B, C) = \sum m(1)$   
 b)  $f(A, B, C) = \sum m(0)$   
 c)  $f(A, B, C) = \sum m(1, 2)$   
 d)  $f(A, B, C) = \sum m(4, 7)$   
 e)  $f(A, B, C) = \sum m(5)$   
 f) ništa od navedenoga

- 15 Za dvije skupine integriranih sklopova poznati su sljedeći podaci. Skupina A:  $I_{OL}=20 \text{ mA}$ ,  $I_{IL}=100 \text{ }\mu\text{A}$ ,  $I_{OH}=500 \text{ }\mu\text{A}$ ,  $I_{IH}=20 \text{ }\mu\text{A}$ . Skupina B:  $I_{OL}=40 \text{ mA}$ ,  $I_{IL}=200 \text{ }\mu\text{A}$ ,  $I_{OH}=300 \text{ }\mu\text{A}$ ,  $I_{IH}=10 \text{ }\mu\text{A}$ . Koliko je ulaza sklopova skupine B moguće spojiti na izlaz sklopa skupine A?

- a) 20      b) 30      c) 50      d) 100      e) 200      f) ništa od navedenoga

|    |                                                                                                                                                                                                                                                                                                                                                                                                           |
|----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 16 | 8-bitni AD pretvornik sa sukcesivnom aproksimacijom ulazni napon od 10V pretvara 40 $\mu$ s. Procijenite koliko bi vremena 9-bitni pretvornik izveden istom tehnologijom uz isti signal takta i sve ostale relevantne parametre pretvarao ulazni napon od 20V?<br>a) 15 $\mu$ s      b) 80 $\mu$ s      c) 90 $\mu$ s      d) 40 $\mu$ s      e) 45 $\mu$ s      f) ništa od navedenoga                   |
| 17 | Zadan je $n$ -bitni DA pretvornik s težinskom otpornom mrežom, referentnim naponom od 5V, operacijskim pojačalom i otporom u povratnoj vezi operacijskog pojačala $R_f$ . Najveći otpor u težinskoj otpornoj mreži je 4.5 puta veći od $R_f$ . Koji napon se pojavljuje na izlazu prilikom pretvorbe broja 9?<br>a) -5V      b) -10V      c) -4.5V      d) -2.25V      e) -9V      f) ništa od navedenoga |
| 18 | Pogrešku kvantizacije paralelnog AD pretvornika potrebno je smanjiti 8 puta, što se želi postići povećanjem rezolucije pretvornika. Za koliko je minimalno bitova potrebno povećati reprezentaciju izlaznog podatka?<br>a) 4      b) 3      c) 8      d) 2      e) 1      f) ništa od navedenoga                                                                                                          |
| 19 | Kapacitet memorije je 16K $\times$ 8 bita. Ako je organizacija memorijskog polja 2 $\frac{1}{2}$ D, a duljina fizičke riječi 32 bita, koliko adresnih ulaza ima adresni dekodер?<br>a) 10      b) 12      c) 15      d) 4      e) 8      f) ništa od navedenoga                                                                                                                                           |
| 20 | Memorijski moduli imaju kapacitet 512 $\times$ 4 bita. Njihovom uporabom potrebno je ostvariti memoriju kapaciteta 4096 $\times$ 16 bita. Koliko će izlaza imati dodatni adresni dekodер koji aktivira memorijske module?<br>a) 3      b) 4      c) 5      d) 8      e) 10      f) ništa od navedenoga                                                                                                    |
| 21 | Kapacitet memorije je 64K $\times$ 1 bit. Ako se koristi 3D organizacija memorijskog polja, koliko će dekoderi adresa imati <b>ukupno</b> izlaza?<br>a) 512      b) 1024      c) 32      d) 16      e) 4096      f) ništa od navedenoga                                                                                                                                                                   |
| 22 | Koja od sljedećih tvrdnji <b>ne vrijedi</b> za dinamičke memorije?<br>a) periodičko osvježavanje sadržaja      d) memorijska ćelija se sastoji od bistabila<br>b) jednotranzistorska ćelija      e) velika gustoća pakiranja bitova<br>c) mala površina ćelije      f) ništa od navedenoga                                                                                                                |

*Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.*

**Zadatak 23. Riješiti na unutrašnjoj strani košuljice, lijevo.**

Napišite ponašajni VHDL model bistabila JK okidanog padajućim bridom signala takta te s dodatnim asinkronim ulazom za brisanje koji se aktivira niskom razinom.

**Zadatak 24. Riješiti na unutrašnjoj strani košuljice, desno.**

Pretpostavite da na raspolaganju imate komponentu DFF (D-bistabil s dodatnim asinkronim ulazima za postavljanje  $S_d$  i brisanje  $C_d$  koji se aktiviraju visokom razinom). Uporabom te komponente napišite strukturni model 4-bitnog prstenastog brojila s dodatnim asinkronim ulazom *reset* koji će brojilo postaviti u stanje 1000.