

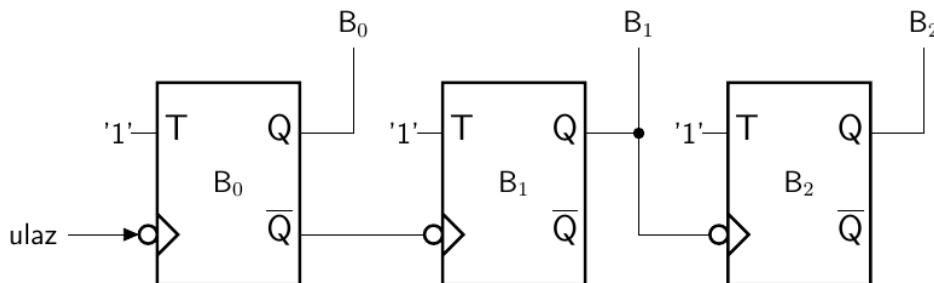
LJETNI ISPITNI ROK IZ DIGITALNE LOGIKE

Grupa A

1	Prijemnik je na ulazu primio niz bitova 011001000111. Ako je poznato da se radi o podatku zaštićenom Hammingovim kôdom uz <i>neparni</i> paritet, kako glasi originalni nezaštićeni podatak prikazan heksadekadski?					
	a) 71	b) 24	c) 6C	d) A7	e) E7	f) ništa od navedenoga
2	Kako glasi minimalni oblik dualne funkcije od $f(A, B, C, D) = [\bar{B} + (\bar{A} + \bar{D})(A + C)] \cdot [C + (\bar{A} + B)(\bar{A} + \bar{B})]$?					
	a) $f(A, B, C, D) = AB + \bar{A}D$		d) $f(A, B, C, D) = AB + \bar{A}D + BC$	e) $f(A, B, C, D) = \bar{B}C + \bar{A}BD + \bar{C}D$		f) ništa od navedenoga
3	Na ulaz digitalnog sklopa dovode se dva dvobitna broja $A=a_1a_0$ i $B=b_1b_0$. Sklop ima dva izlaza f_1 i f_2 . Izlaz f_1 će biti 1 ako je $A >= B$. Izlaz f_2 će biti 1 ako je $B >= A$. Kako glasi zapis funkcije $f_3(a_1, a_0, b_1, b_0) = f_1 \cdot f_2$ u obliku sume minterma?					
	a) $f_3 = \sum m(2, 3, 8, 9)$		d) $f_3 = \sum m(0, 1, 14, 15)$	e) $f_3 = \sum m(0, 5, 10, 15)$		f) ništa od navedenoga
4	Zadana je $f(A, B, C, D) = \sum m(2, 4, 5, 6, 7, 8, 9, 10, 11)$. Neka je n_1 broj implikanata, n_2 broj primarnih implikanata, a n_3 broj bitnih primarnih implikanata te funkcije. Brojevi n_1 , n_2 , n_3 su:					
	a) 21, 4, 4	b) 21, 4, 2	c) 9, 4, 1	d) 21, 2, 2	e) 19, 2, 4	f) ništa od navedenoga
5	Potrebno je projektirati digitalni sklop koji na ulazu dobiva 4-bitni podatak $a_3a_2a_1a_0$. Izlaz sklopa treba biti 1 ako su barem dva bita ulaznog podatka postavljena na 1. Kako glasi minimalni oblik funkcije izlaza zadanih sklopa zapisan kao suma parcijalnih produkata?					
	a) $a_3a_2 + a_1a_0 + a_3\bar{a}_1a_0 + a_3a_1\bar{a}_0 + a_2a_1 + a_2a_0$		d) $a_3a_1 + a_3a_0 + a_2a_1 + a_2a_0 + a_2\bar{a}_1a_0 + a_2a_1\bar{a}_0$	e) $a_3a_1 + a_3a_0 + a_2a_1 + a_2a_0 + a_3a_2\bar{a}_1 + \bar{a}_3a_1a_0$		f) ništa od navedenoga
6	Booleova funkcija $f(A, B, C, D) = (\bar{B} + \bar{D})(\bar{A} + B + \bar{C})$ ostvarena je izravno prema algebarskom izrazu. Na kojoj se promjeni varijabli ABCD javlja statički 0-hazard?					
	a) $0101 \rightarrow 0001$		c) $1111 \rightarrow 1011$		e) $1111 \rightarrow 0111$	f) ništa od navedenoga
7	Za neku porodicu logičkih sklopova poznato je: $U_{OH\min}=4,5V$, $U_{OL\max}=0,6V$, $U_{IH\min}=3,7V$ te $U_{IL\max}=1V$. Koliko iznosi granica istosmjerne smetnje?					
	a) 0,6V	b) 0,8V	c) 1,2V	d) 1V	e) 0,4V	f) ništa od navedenoga
8	Digitalni čip izrađen tehnologijom CMOS u digitalnom je sustavu radio na frekvenciji od 100 MHz uz napon napajanja 5V. Želimo li frekvenciju povisiti za 50%, uz koji napon napajanja treba raditi čip, a da dissipacija ostane jednaka?					
	a) $5\sqrt{2/3}$ V	b) 7,5V	c) 2,5V	d) $5/\sqrt{2}$ V	e) $5\sqrt{4/5}$ V	f) ništa od navedenoga
9	Tehnologijom CMOS potrebno je realizirati funkciju $f = (\bar{A} + \bar{B}) \cdot (C \cdot D + E \cdot F)$ uz uporabu <u>minimalnog</u> broja tranzistora. Koliko će za realizaciju te funkcije biti potrebno CMOS invertora?					
	a) jedan	b) tri	c) dva	d) niti jedan	e) četiri	f) ništa od navedenoga

10		Funkcija $f(A,B,C,D)$ ostvarena je sklopom prema slici. O kojoj se funkciji radi?	
	a) $\sum m(1,2,4,5,7,13,14)$ b) $\sum m(0,4,5,6,7,9,10,15)$	c) $\sum m(0,1,3,4,9,12)$ d) $\sum m(1,2,3,6,7,9,12,15)$	e) $\sum m(2,6,7,13,14,15)$ f) ništa od navedenoga
11	Booleovu funkciju $\overline{A}BE + ABC\overline{D} + D\overline{E}F + \overline{B}E$ ostvarujemo mutlipleksorom 4/1. Podatkovni ulazi multipleksora su d_0, d_1, d_2 i d_3 . Na adresne ulaze multipleksora spojeno je $a_1=B, a_0=E$ (veći indeks predstavlja veću težinu). Koju je funkciju potrebno dovesti na podatkovni ulaz d_1 ?		
	a) DF b) $AC\overline{D}$ c) \overline{A}	d) 1 e) 0 f) ništa od navedenoga	
12	Programirljiv kombinacijski modul koji ima programirljivo dekodersko polje a fiksno kodersko polje naziva se:		
	a) FPGA sklop b) Poluprogramirljivo logičko polje (PAL) c) Ispisna memorija	d) Statička RAM memorija e) Programirljivo logičko polje (PLA) f) ništa od navedenoga	
13	Asinkrono binarno brojilo sastoji se od 4 bistabila T koji imaju asinkrone ulaze za postavljanje i brisanje a koji se aktiviraju logičkom 1. Asinkroni ulazi za postavljanje bistabila B_0 i B_1 spojeni su na signal X, a bistabila B_2 i B_3 spojeni su na logičku 0. Asinkroni ulazi za brisanje bistabila B_2 i B_3 spojeni su na signal X, a bistabila B_0 i B_1 na logičku 0. Koju funkciju treba obavljati signal X kako bi brojilo radilo u ciklusu s 8 stanja? Izlazi bistabila označeni su s $Q_3Q_2Q_1Q_0$.		
	a) $Q_3\overline{Q}_2Q_1Q_0$ b) $\overline{Q}_3Q_2\overline{Q}_1Q_0$ c) $\overline{Q}_3Q_2Q_1Q_0$	d) $Q_3Q_2Q_1Q_0$ e) $Q_3\overline{Q}_2Q_1\overline{Q}_0$ f) ništa od navedenoga	
14	Koliko iznosi maksimalna frekvencija signala takta 6-bitnog sinkronog binarnog brojila s paralelnim prijenosom ako je poznato: $t_{db}=20$ ns, $t_{setup}=25$ ns, $t_{hold}=10$ ns. Koriste se logički skloovi I s $t_{dls}=5$ ns.		
	a) 15,4 MHz b) 13,3 MHz c) 10 MHz d) 20 MHz e) 40 MHz f) ništa od navedenoga		
15	DA pretvornik s težinskom otpornom mrežom i operacijskim pojačalom izgrađen je za kôd 2421. Maksimalna vrijednost otpora u mreži iznosi $10\text{ k}\Omega$. Ako se na ulazu pretvornika pojavi broj 5, kolika će biti vrijednost izlaznog napona ako je još poznato: $U_{REF}=5\text{V}$, $R_f=5\text{ k}\Omega$.		
	a) -10V b) -5V c) 10V d) 12,5V e) -12,5V f) ništa od navedenoga		
16	Bistabil je opisan VHDL-om u nastavku. Nacrtajte shemu tog sklopa prema priloženom VHDL kôdu.		
	Ako je poznato da se bistabil početno nalazi u stanju 0 (tj. $q=0$), što je potrebno dovesti na ulaze X, Y i Z da bi bistabil promijenio stanje u 1?		
	<pre>entity ff is port(x,y,z:in std_logic; q,qn: out std_logic); end ff; architecture str of ff is signal i1,i2,i3,i4: std_logic; begin i1 <= x nand y; i2 <= y nand z; i3 <= i1 nand i4; i4 <= i3 nand i2; q <= i3; qn <= i4; end str;</pre>		
	a) X=0, Y=1, Z=1 b) X=1, Y=1, Z=1	c) X=1, Y=1, Z=0 d) X=0, Y=0, Z=1	e) X=0, Y=0, Z=0 f) ništa od navedenoga
17	Neki memorijski modul ima kapacitet $64\text{K}\times 8$ bita. Ako je memorijsko polje organizacije 3D, koliko će ukupno izlaza imati korišteni adresni dekoderi ?		
	a) 64 b) 4096 c) 1024 d) 512 e) 2048 f) ništa od navedenoga		

18	<p>Sučelje bistabila T te multipleksora 4/1 prikazano je u nastavku.</p> <pre>entity tff is port(t, cp:in std_logic; q, qn: out std_logic); end tff; entity mux41 is port(d0, d1, d2, d3, a1, a0:in std_logic; y: out std_logic); end mux41; Razmotrite djelomični VHDL model koji ostvaruje bistabil JK uporabom bistabila T i multipleksora 4/1. entity jkff is port(j, k, cp:in std_logic; q, qn: out std_logic); end jkff; architecture str of jkff is signal i1, i2, i3: std_logic; begin b: ENTITY work.tff PORT MAP (i3, cp, i1, i2); m: ENTITY work.mux41 PORT MAP (<A>); q <= i1; qn <= i2; end str;</pre> <p>U PORT MAP-u koji je nepotpun (umjesto <A>) može pisati:</p> <p>a) i1,0,i2,1,j,k,i3 b) 0,i1,i2,1,i3,j,k c) 0,i1,i2,1,j,k,i3 d) i1,i2,i1,1,j,k,i3 e) 0,1,1,0,j,k,i1 f) ništa od navedenoga</p>
19	<p>Prednost dinamičkog RAM-a (DRAM) u odnosu na statički (SRAM) je:</p> <p>a) DRAM omogućava veći kapacitet memorije na istoj površini čipa b) DRAM omogućava brži rad od SRAM-a c) DRAM zahtijeva veći broj tranzistora za realizaciju jedne memorijske ćelije nego SRAM d) DRAM koristi diodne matrice za realizaciju memorijskih ćelija e) DRAM zahtjeva manje adresnih bitova od SRAM-a za adresiranje memorije jednakog kapaciteta f) ništa od navedenoga</p>



Slika 1. Asinkrono brojilo za zadatke 20 i 21.

20	<p>Bistabilima tipa T koji su okidani padajućim bridom signala takta ostvareno je 3-bitno asinkrono brojilo prikazano na slici 1. U kojem ciklusu broji prikazano brojilo?</p> <p>a) 0,1,2,3,4,5,6,7 b) 0,7,6,5,1,2,3,4 c) 0,7,6,5,4,3,2,1 d) 0,3,1,2,5,4,6,7 e) 0,3,2,5,4,7,6,1 f) ništa od navedenoga</p>					
21	<p>Bistabilima tipa T koji su okidani padajućim bridom signala takta ostvareno je 3-bitno asinkrono brojilo prikazano na slici 1. Uz ulazni signal je simetričan, poluperiode 50 ns. U trenutku $t = 0$ svi bistabili su u stanju 0. Prvi padajući brid ulaznog signala pojavljuje se u trenutku $t = 100$ ns. Što ćemo očitati na izlazima brojila ($B_2 B_1 B_0$) u trenutcima $t = 305$ ns, 315 ns, 325 ns i 335 ns ako je $t_{dB} = 10$ ns? U odgovoru su vrijednosti navedene traženim vremenskim redoslijedom.</p> <p>a) 0,2,4,6 b) 2,3,1,5 c) 2,5,1,4 d) 5,7,1,3 e) 0,3,1,2 f) ništa od navedenoga</p>					

22	<p>Mealyjev stroj s konačnim brojem stanja opisan je tablicom u nastavku. Ostvarite ga uporabom dva bistabila tipa D (izravno, bez minimizacije broja stanja), pri čemu stanje S_i treba biti kodirano kao binarno zapisan broj i. Bistabili B_1 i B_0 imaju izlaze Q_1 i Q_0; B_1 pohranjuje viši bit kôdne riječi. Ulaz automata je označen s X. Kako glasi minimalni zapis Booleove funkcije izlaza ovog stroja?</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th rowspan="2">Q^n</th><th colspan="2">Q^{n+1}</th><th colspan="2">Z^n</th></tr> <tr> <th>$X^n = 0$</th><th>$X^n = 1$</th><th>$X^n = 0$</th><th>$X^n = 1$</th></tr> </thead> <tbody> <tr> <td>S_0</td><td>S_0</td><td>S_1</td><td>1</td><td>0</td></tr> <tr> <td>S_1</td><td>S_2</td><td>S_1</td><td>0</td><td>1</td></tr> <tr> <td>S_2</td><td>S_3</td><td>S_1</td><td>0</td><td>0</td></tr> <tr> <td>S_3</td><td>S_0</td><td>S_1</td><td>0</td><td>0</td></tr> </tbody> </table> <p>a) $\bar{X}\bar{Q}_1\bar{Q}_0 + X\bar{Q}_1Q_0$ b) $\bar{Q}_1Q_0 + Q_1\bar{Q}_0$ c) $X + Q_1\bar{Q}_0$ d) $\bar{X}\bar{Q}_1Q_0 + \bar{X}Q_1\bar{Q}_0$ e) $\bar{X}\bar{Q}_1\bar{Q}_0$ f) ništa od navedenoga</p>	Q^n	Q^{n+1}		Z^n		$X^n = 0$	$X^n = 1$	$X^n = 0$	$X^n = 1$	S_0	S_0	S_1	1	0	S_1	S_2	S_1	0	1	S_2	S_3	S_1	0	0	S_3	S_0	S_1	0	0
Q^n	Q^{n+1}		Z^n																											
	$X^n = 0$	$X^n = 1$	$X^n = 0$	$X^n = 1$																										
S_0	S_0	S_1	1	0																										
S_1	S_2	S_1	0	1																										
S_2	S_3	S_1	0	0																										
S_3	S_0	S_1	0	0																										

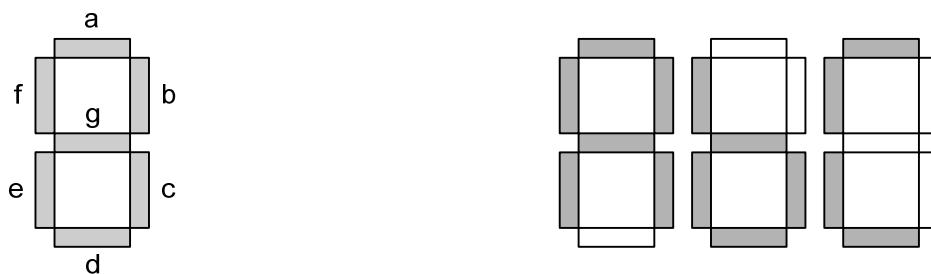
Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka. Zadaci se budu jednako kao i prethodni zadaci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.

Zadatak 23. Riješiti na unutrašnjosti košuljice, s lijeve strane.

Projektirajte digitalni sklop koji na ulazima $x_3x_2x_1x_0$ dobiva jednu dekadsku znamenku x (prikazanu kôdom BCD), a na izlazima $y_3y_2y_1y_0$ daje dekadsku znamenku $y = (x+1)$ modulo 10 (prikazanu kôdom Excess-3). Uz pretpostavku da će se na ulaze $x_3x_2x_1x_0$ uvijek dovoditi isključivo kodne riječi kôda BCD, odredite minimalne zapise Booleovih funkcija izlaza sklopa u obliku sume produkata. Napomena: uočite da se na ulazu i izlazu sklopa koriste različiti kodovi.

Zadatak 24. Riješiti na unutrašnjosti košuljice, s desne strane.

Razmotrite pretvornik kôda koji na ulazu dobiva dvobitni podatak x_1x_0 a koji na izlazu generira 7-segmentni kôd uz koji će 00 biti vizualizirano kao A, 01 kao B a 11 kao C, na 7-segmentnom prikazniku čiji su ulazi a, \dots, g te kod kojega pojedini segment svjetli ako je na odgovarajućem ulazu logička jedinica. Raspored segmenata kao i zadana abeceda prikazani su u nastavku.



Odredite minimalni zapis Booleovih funkcija svih izlaza pretvornika kôda u obliku sume produkata, uzimajući u obzir da prikaz za nespecificirane ulaze nije bitan.

Potom nactajte što će biti prikazano na 7-segmentnom prikazniku ako se na pretvornik kôda dovede ulaz $x_1x_0=10$.