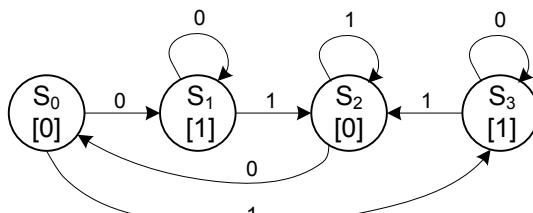


# **JESENSKI ISPITNI ROK IZ DIGITALNE LOGIKE**

## **Grupa C**

1.	Prijemnik je na ulazu primio niz bitova 1001111. Ako je poznato da se radi o podatku zaštićenom Hammingovim kodom uz neparni paritet, izračunati vrijednost sindroma. Prvi bit s lijeva (ulaznog podatka) odgovara prvom zaštitnom bitu Hammingove kodne riječi.					
	a) 3	c) 6	e) 5			
	b) 0	d) 1	f) ništa od navedenoga			
2.	Ternarno poluzbrajalo koristi sljedeći kod: $0=00$ , $1=11$ , $2=01$ . Neka su ulazi sklopa označeni s $x_I x_0$ (prva znamenka) i $y_I y_0$ (druga znamenka) a izlazi $r_I r_0$ (znamenka rezultata) i $c_{out}$ (prijenos). Koja od ponuđenih funkcija predstavlja $r_0(x_I, x_0, y_I, y_0)$ ?					
	a) $\sum m(1,3,4,5,12,15) + \sum d(2,6,8,9,10,11,14)$	d) $\sum m(2,3,8,10,12,14) + \sum d(1,4,5,6,7,9,13)$				
	b) $\sum m(1,4,5,7,12,15) + \sum d(2,6,8,9,10,11,14)$	e) $\sum m(3,5,7,11,14) + \sum d(2,4,8,9,13,15)$				
	c) $\sum m(1,5,8) + \sum d(3,7,13,14,15)$	f) ništa od navedenoga				
3.	Zbrajalo na ulazu prima dekadske brojeve kodirane kôdom BCD. Rezultat zbrajanja kodira se kôdom Excess-3. Ako se na ulaze dovede 00010001 i 00100100, što će biti na izlazu zbrajala?					
	a) 11001001	c) 00100011	e) 10101100			
	b) 10011000	d) 01101000	f) ništa od navedenoga			
4.	Funkcija $f(A, B, C, D) = \sum m(0,1,5,7,15)$ ostvarena je multipleksorom 8/1. Na adresne ulaze spojeno je $a_2 a_1 a_0 = ABC$ . Što je dovedeno na podatkovne ulaze multipleksora? U rješenjima su navedeni redom ulazi od $d_0$ do $d_7$ .					
	a) 11D0111D	c) 10AA000A	e) 10DD000D			
	b) D01DD001	d) 11A0111A	f) ništa od navedenoga			
5.	Statički-1 hazard kod minimalnog zapisu funkcije $f(A, B, C) = \sum m(3,4,5,7)$ u obliku sume produkata javlja se na prijelazu:					
	a) $101 \rightarrow 111$	c) $111 \rightarrow 101$	e) $101 \rightarrow 001$			
	b) $101 \rightarrow 100$	d) $100 \rightarrow 101$	f) ništa od navedenoga			
6.	Uporabom dvoulaznih konfigurableih logičkih blokova temeljenih na multipleksoru i preglednoj tablici ostvarena je funkcija $f$ , prema slici. Ulaz $X_I$ CLB-a dovodi se na adresni ulaz veće težine multipleksora. O kojoj se funkciji radi?					
				a) $\overline{A}B + A\overline{B} + CD$ b) $\overline{A}\overline{B} + AB + CD$ c) $AB + \overline{A}CD$ d) $\overline{A}\overline{B} + AB + \overline{C}D$ e) $\overline{A}\overline{B} + \overline{B}CD$ f) ništa od navedenoga		

7.	Na raspolaganju je troulazni CLB temeljen na preglednoj tablici, multipleksoru i bistabilu D. Na ulaz CLB-a $X_2$ spojen je signal $A$ , na $X_1$ spojen je signal $B$ . Izlaz CLB-a izvana je spojen na ulaz $X_0$ . Potrebno je konfigurirati CLB tako da on ostvari bistabil čija je jednadžba promjene stanja: $Q^{n+1} = \overline{A} \cdot \overline{Q}^n + B$ . Napomena: ulaz $X_2$ za multipleksor predstavlja adresni ulaz najveće težine. Sadržaj LUT-a je:					
	a) 11000011	c) 01011100	e) 01110001			
	b) 11001100	d) 10110011	f) ništa od navedenoga			
8.	Sklop za izdvojeno generiranje prijenosa generira bitove prijenosa $c_0, c_1, c_2$ i $c_3$ . Prema kojem algebarskom izraz se generira $c_2$ ?					
	a) $g_2 + g_1 p_2 + g_0 p_2 p_1$	c) $g_2 + g_1 p_2 + g_0 p_2$	e) $g_2 p_3 + g_1 p_2 + g_0 p_2 p_1$			
	b) $g_2 p_2 + g_1 p_1$	d) $g_2 + g_1 p_1 + g_0 p_2 p_1$	f) ništa od navedenoga			
9.	Asinkrono binarno brojilo u ciklusu s 13 stanja ostvareno je uporabom bistabila T s asinkronim ulazom za brisanje. Ako je poznato $t_{db}=20\text{ns}$ , $t_{hold}=10\text{ns}$ , $t_{setup}=20\text{ns}$ , $t_{dls}=5\text{ns}$ , $t_{čitanja}=20\text{ns}$ , izračunajte period signala takta za maksimalnu frekvenciju na kojoj će sklop i dalje raditi ispravno.					
	a) 90 ns	c) 100 ns	e) 120 ns			
	b) 25 ns	d) 65 ns	f) ništa od navedenoga			
10.	Asinkrono binarno brojilo unaprijed ostvareno je koristeći 3 bistabila T. Na izlaze bistabila spojen je sklop I koji računa $\overline{Q}_2 \overline{Q}_1 \overline{Q}_0$ . Izlaz sklopa I upravlja žaruljicom koja svijetli kada je na tom izlazu 1. Ako se na brojilo dovodi signal takta frekvencije 10MHz, (i) koliko će vremena žaruljica svijetliti tijekom jednog punog ciklusa brojanja te (ii) koliko će vremena brojilo provesti u stabilnom stanju 0, prije prelaska u stanje 1? Bistabili imaju kašnjenje $t_{db}=20\text{ns}$ .					
	a) 80 ns, 40 ns	c) 100 ns, 100 ns	e) 120 ns, 80 ns			
	b) 100 ns, 60 ns	d) 120 ns, 100 ns	f) ništa od navedenoga			



Slika 1: zajednička za zadatke 11-14.

11.	Zadan je Mooreov automat (slika 1). Koja su od stanja ekvivalentna?					
	a) S0 i S3	c) S0 i S2	e) S1 i S3			
	b) nema ekvivalentnih stanja	d) S1 i S2	f) ništa od navedenoga			
12.	Zadan je Mooreov automat (slika 1). Automat je potrebno ostvariti uporabom dva bistabila T, pri čemu je stanje $S_i$ kodirano kao binarno zapisan broj $i$ . Kako glasi minimalni zapis funkcije ulaza T bistabila $B_1$ koji čuva bit stanja veće težine? Ulaz automata označen je A.					
	a) $\overline{Q}_1 + A$	c) $Q_0 A$	e) $Q_1 A + \overline{Q}_1 \overline{Q}_0 \overline{A}$			
	b) $A \overline{Q}_1 + Q_1 \overline{Q}_0 \overline{A}$	d) $\overline{A} + Q_1 \overline{Q}_0$	f) ništa od navedenoga			
13.	Zadan je Mooreov automat (slika 1). Pretpostavite da se po uključenju automata nalazi u stanju $S_0$ . Na ulaz se potom dovodi niz 0,0,1,0,1. Što će se generirati na izlazu automata i u kojem će se stanju on nalaziti na kraju?					
	a) 1, 0, 1, 0, 0, 1, stanje $S_0$	c) 0, 0, 1, 0, 1, 1, stanje $S_1$	e) 0, 1, 0, 0, 0, 1, stanje $S_3$			
	b) 0, 1, 1, 0, 0, 0, stanje $S_2$	d) 0, 1, 1, 0, 0, 1, stanje $S_3$	f) ništa od navedenoga			

14.	<p>Zadan je Mooreov automat (slika 1). Potrebno ga je ostvariti sklopom prikazanim u nastavku, koji se sastoji od sinkronog registra s paralelnim ulazima i paralelnim izlazima, te dvije memorije; M1 kapaciteta <math>8 \times 2</math> bita te M2 kapaciteta <math>4 \times 1</math> bit. Koristi se kodiranje stanja koje stanju <math>S_i</math> pridjeljuje kodnu riječ koja odgovara binarnom zapisu od <math>i</math>. Što će u M1 pisati na lokaciji 4 a što u M2 na lokaciji 3? U odgovorima su ponuđene dekadski zapisane vrijednosti.</p>		
	a) 3, 0	c) 3, 1	e) 2, 1
	b) 0, 1	d) 1, 0	f) ništa od navedenoga
15.	<p>Dvobitno sinkrono brojilo broji u ciklusu 0, 3, 1, 2. Izvedeno je bistabilima tipa T i minimalnim brojem osnovnih logičkih sklopova. Bistabili imaju izlaze <math>Q</math> i <math>Q'</math>. Neka je <math>t_{db}=20\text{ns}</math>, <math>t_{dls}=10\text{ns}</math>, <math>t_{setup}=25\text{ns}</math>. Izračunati period signala takta za maksimalnu frekvenciju na kojoj brojilo još uvijek može raditi ispravno.</p>		
	a) 35 ns	c) 30 ns	e) 45 ns
	b) 65 ns	d) 55 ns	f) ništa od navedenoga
16.	<p>Konstruiran je težinski D/A pretvornik temeljen na operacijskom pojačalu, za kôd s težinama 4321. Poznato je <math>U_{REF}=10\text{V}</math>, da broju <math>a_3a_2a_1a_0=0011</math> odgovara izlazni napon <math>-3\text{V}</math>, te da je otpor u težinskoj mreži uz znamenku <math>a_1</math> <math>5\text{k}\Omega</math>. Izračunati iznos otpora <math>R_F</math>.</p>		
	a) $5\text{k}\Omega$	c) $20\text{k}\Omega$	e) $7,5\text{k}\Omega$
	b) $10\text{k}\Omega$	d) $1\text{k}\Omega$	f) ništa od navedenoga
17.	<p>Uporabom posmačnog registra sa serijskim ulazom i paralelnim izlazima potrebno je ostvariti brojilo koje broji u ciklusu 0, 4, 2, 5, 6, 7, 3, 1. Označimo izlaze registra <math>Q_2Q_1Q_0</math>, pri čemu je <math>Q_2</math> izlaz najveće težine. Smjer posmaka je takav da se izlaz <math>Q_2</math> upisuje u <math>Q_1</math>. Kombinacijski sklop koji će upravljati ulazom <math>S_{in}</math> želimo ostvariti uporabom sklopa PLA tipa NI-NI minimalnih dimenzija. Kakav nam sklop treba? Ponuđeni odgovori su oblika <i>broj ulaza x broj sklopova prve razine x broj izlaza</i>.</p>		
	a) $3 \times 3 \times 1$	c) $3 \times 4 \times 1$	e) $4 \times 3 \times 1$
	b) $3 \times 3 \times 2$	d) $3 \times 4 \times 2$	f) ništa od navedenoga
18.	<p>Funkcije <math>f_1(A, B, C, D) = \sum m(1, 2, 5, 6, 9, 11)</math>, <math>f_2(A, B, C, D) = \sum m(0, 2, 4, 6, 10, 14)</math> i <math>f_3(A, B, C, D) = \sum m(0, 1, 4, 5, 10, 14)</math> potrebno je ostvariti PLA strukturom tipa ILI-od-I minimalnih dimenzija. Koji nam je najmanji PLA potreban? Napomena: primijeniti minimizaciju višeizlazne funkcije.</p>		
	a) $4 \times 5 \times 3$	c) $4 \times 4 \times 3$	e) $4 \times 5 \times 2$
	b) $4 \times 7 \times 3$	d) $4 \times 6 \times 3$	f) ništa od navedenoga
19.	<p>Na raspolažanju je dinamička memorija čija je organizacija <math>2 \frac{1}{2} D</math>. Poznato je da dekoder retka ima 4 adresna ulaza, a demultiplexor stupca 3 adresna ulaza. Ako je duljina fizičke riječi 64 bita, o kojoj se memoriji radi?</p>		
	a) $16 \times 64$	c) $128 \times 8$	e) $64 \times 8$
	b) $16 \times 8$	d) $4 \times 3$	f) ništa od navedenoga

20.	Koliko je minimalno potrebno p-kanalnih MOSFET-a kako bi se u tehnologiji CMOS ostvarila funkcija $f(A, B, C, D, E) = (A + B) \cdot (C + D \cdot E)$ ?		
	a) 5	c) 7	e) 8
	b) 6	d) 4	f) ništa od navedenoga
21.	Za neku porodicu logičkih sklopova poznati su sljedeći parametri: $I_{OL}=16\text{mA}$ , $I_{IL}=1,6\text{mA}$ , $I_{OH}=0,2\text{mA}$ te $I_{IH}=0,02\text{mA}$ . Koliko se ulaza logičkih sklopova može spojiti na jedan izlaz logičkog sklopa u toj porodici?		
	a) 10	c) 8	e) 13
	b) 6	d) 11	f) ništa od navedenoga
22.	Za neku porodicu logičkih sklopova poznati su sljedeći parametri: $U_{OH\min}=4,2\text{V}$ , $U_{OL\max}=0,5\text{V}$ , $U_{IH\min}=3,7\text{V}$ te $U_{IL\max}=1,2\text{V}$ . Izračunati granicu istosmjerne smetnje.		
	a) 2,7V	c) 0,4V	e) 0,5V
	b) 3,6V	d) 3,1V	f) ništa od navedenoga

*Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.*

### Zadatak 23. Riješiti na unutrašnjoj strani košuljice, lijevo.

Uporabom dekodera 1/2 s ulazom za omogućavanje nacrtajte dekodersko stablo koje ostvaruje dekoder 3/8 s ulazom za omogućavanje. Na logičkoj shemi tog stabla, kao i na svakom od simbola dekodera 1/2, jasno naznačite oznake ulaza i izlaza. Neka veći broj u indeksu predstavlja bit veće težine.

### Zadatak 24. Riješiti na unutrašnjoj strani košuljice, desno.

Pretpostavite da na raspolaganju imate u VHDL-u opisanu komponentu imena `t ff`: radi se o bistabilu tipa T koji je okidan padajućim bridom signala takta. U sučelju te komponente redom su definirani `t`, `cp`, `q`, `qn`, `clr` (ulaz `clr` je asinkroni ulaz za brisanje). Ovaj kod ne trebate pisati. Uporabom te komponente napišite VHDL opis sklopa `counter` koji predstavlja asinkrono dekadsko binarno brojilo unaprijed.