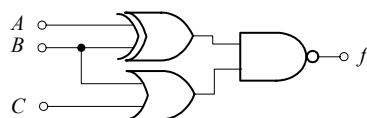
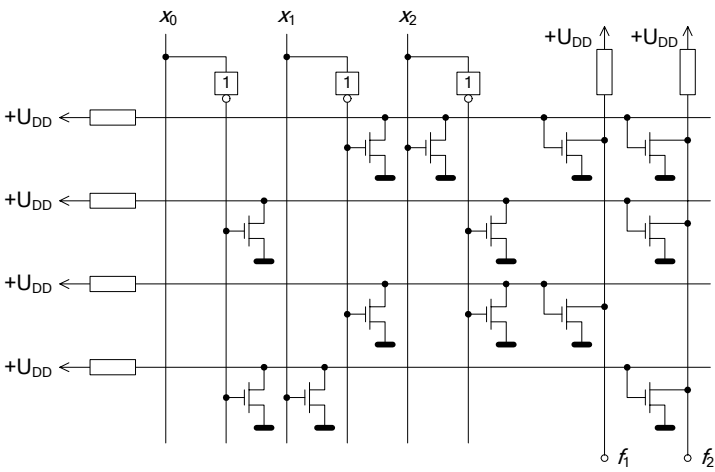
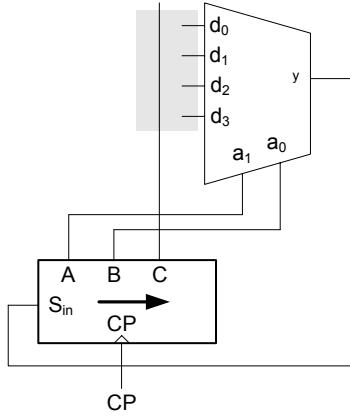


LJETNI ISPITNI ROK IZ DIGITALNE LOGIKE

Grupa A

1	Funkcije f i g zadane su K-tablicama. Kako glasi funkcija $z(A, B, C, D) = (\overline{f} \oplus 1) \cdot (g \oplus 0)$? f <table><tr><td>AB</td><td>00</td><td>01</td><td>11</td><td>10</td></tr><tr><td>CD 00</td><td>1</td><td></td><td></td><td></td></tr><tr><td>01</td><td></td><td>1</td><td></td><td></td></tr><tr><td>11</td><td></td><td></td><td>1</td><td></td></tr><tr><td>10</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table> g <table><tr><td>AB</td><td>00</td><td>01</td><td>11</td><td>10</td></tr><tr><td>CD 00</td><td></td><td></td><td></td><td>1</td></tr><tr><td>01</td><td></td><td>1</td><td>1</td><td></td></tr><tr><td>11</td><td></td><td>1</td><td></td><td></td></tr><tr><td>10</td><td></td><td>1</td><td>1</td><td>1</td></tr></table> a) $z = \sum m(0,1,2,7,11,13,15)$ b) $z = \prod M(7,8,13)$ c) $z = \sum m(2,3,6,8,9,14)$ d) $z = \prod M(0,6,14)$ e) $z = \sum m(0,1,2,3,4,5,6,7,8,9,10,11,12,14)$ f) ništa od navedenoga	AB	00	01	11	10	CD 00	1				01		1			11			1		10	1	1	1	1	AB	00	01	11	10	CD 00				1	01		1	1		11		1			10		1	1	1
AB	00	01	11	10																																															
CD 00	1																																																		
01		1																																																	
11			1																																																
10	1	1	1	1																																															
AB	00	01	11	10																																															
CD 00				1																																															
01		1	1																																																
11		1																																																	
10		1	1	1																																															
2	Zadana je funkcija $f(A, B, C, D) = \sum m(1,4,5,6,9,12,14)$. Kako glasi njezin minimalni zapis u obliku produkata parcijalnih suma? a) $f = (\overline{C} + \overline{D})(A + \overline{B} + \overline{C})$ b) $f = (\overline{B} + \overline{D})(C + D)(A + B + D)$ c) $f = B + C + D$ d) $f = (\overline{C} + \overline{D})(A + C)$ e) $f = (B + D)(\overline{C} + \overline{D})(\overline{A} + \overline{B} + \overline{D})$ f) ništa od navedenog																																																		
3	Neki digitalni sustav za pohranu operanada i rezultata aritmetičkih operacija koristi 10 znamenkaste registre heksadekadskih brojeva. Ako sustav obavlja operaciju $R3 = R1 - R2$ (svi brojevi prikazani su uporabom B komplementa), što će biti upisano u $R3$, ako je $R1 = 000AEFB4E4$, a $R2 = 0E3F27E6F0$? a) F1CBC7CDF3 b) F1CBC7DE04 c) EE218DE d) F1CBC7DE03 e) F1CBC7CDF4 f) ništa od navedenog																																																		
4	64-bitni podatak potrebno je kodirati zaštitnim kodom. Ako oznakom r_H označimo redundanciju kada se koristi Hammingov kod (uz neparni paritet), a oznakom r_P redundanciju kada se koristi zaštita uzdužnim i poprečnim paritetom na optimalan način, koliko iznosi omjer r_H/r_P (ponuđeni odgovori su točni na dvije decimale)? a) 0.47 b) 2.13 c) 2.43 d) 2.18 e) 0.41 f) ništa od navedenog																																																		
5	Koju funkciju $f(A, B, C)$ ostvaruje sklop sa slike?  a) $f = \sum m(0,1,2,4,6)$ b) $f = \prod M(2,3,5)$ c) $f = \sum m(2,5)$ d) $f = \prod M(0,1,3,5)$ e) $f = \sum m(0,1,3,5)$ f) ništa od navedenoga																																																		
6	Potrebno je projektirati sklop koji na ulaz dobiva 5-bitni podatak $x_1x_2x_3x_4x_5$ (pri čemu x_1 predstavlja prvi zaštitni bit). Izlaz y sklopa treba biti 1 ako je podatak predan na ulazu ispravna Hammingova kodna riječ dobivena uporabom neparnog pariteta. Kako glasi funkcija izlaza $y(x_1x_2x_3x_4x_5)$ zapisana kao suma minterma? a) $\sum m(1,5,17,30)$ b) $\sum m(6,9,21,26)$ c) $\sum m(11,12,21,30)$ d) $\sum m(3,4,16,30,31)$ e) $\sum m(0,15,19,28)$ f) ništa od navedenog																																																		
7	Koliko bitnih primarnih implikanata ima funkcija $f(A, B, C, D) = \sum m(1,2,3,5,6,13,14,15)$? a) 8 b) 4 c) 2 d) 1 e) 0 f) ništa od navedenog																																																		

8	Koji od pretvornika u sebi sadrži dvosmjerno brojilo (tj. brojilo naprijed/natrag)? a) brojeći A/D pretvornik b) Wilkinsonov pretvornik c) kontinuirano brojeći A/D pretvornik d) pretvornik sa sukcesivnom aproksimacijom e) težinski D/A pretvornik f) niti jedan od navedenih (ili više navedenih)
9	PLA strukturom u tehnologiji MOSFET ostvarene su funkcije f_1 i f_2 (vidi sliku). O kojim se funkcijama radi?  a) $f_1 = \bar{x}_2 x_0 + x_2 \bar{x}_1$, $f_2 = \bar{x}_2 \bar{x}_0 + \bar{x}_1 \bar{x}_0$ b) $f_1 = \bar{x}_1$, $f_2 = \bar{x}_1 \bar{x}_0 + x_2 \bar{x}_0$ c) $f_1 = \bar{x}_2 \bar{x}_0 + \bar{x}_1 \bar{x}_0$, $f_2 = \bar{x}_2 x_0 + x_2 \bar{x}_1$ d) $f_1 = x_2 x_0 + \bar{x}_2 \bar{x}_1$, $f_2 = x_2 \bar{x}_0 + \bar{x}_1 \bar{x}_0$ e) $f_1 = \bar{x}_0$, $f_2 = x_1 x_2$ f) ništa od navedenog
10	Za neku porodicu integriranih logičkih sklopova poznati su sljedeći podatci: $U_{OHmin}=4,3V$, $U_{OLmax}=0,2V$, $U_{IHmin}=3,7V$, $U_{ILmax}=0,7V$. Neka je u_{gs} granica izmjenične smetnje za tu porodicu. Što sigurno vrijedi? a) $u_{gs} \geq 0,5V$ b) $u_{gs} \leq 0,5V$ c) $u_{gs} \leq 0,6V$ d) $u_{gs} \geq 0,6V$ e) $u_{gs} = 0,55V$ f) ništa od navedenoga
11	Univerzalni sklop NI u tehnologiji CMOS (pozitivna logika) je izveden pomoću: a) PDN = paralelno spojeni NMOS PUN = paralelno spojeni PMOS b) PDN = paralelno spojeni NMOS PUN = serijski spojeni PMOS c) PDN = serijski spojeni NMOS PUN = paralelno spojeni PMOS d) PDN = serijski spojeni PMOS PUN = paralelno spojeni NMOS e) PDN = paralelno spojeni NMOS PUN = paralelno spojeni NMOS f) ništa od navedenoga
12	Koja je tvrdnja istinita? a) Mealyev i Mooreov automat imaju sekvencijske i kombinacijske sklopove b) samo Mealyev automat ima sekvencijske i kombinacijske sklopove c) samo Mooreov automat ima sekvencijske i kombinacijske sklopove d) Mealyev i Mooreov automat imaju samo sekvencijske sklopove e) Mealyev i Mooreov automat imaju samo kombinacijske sklopove f) ništa od navedenoga
13	Uporabom bistabila JK potrebno je ostvariti bistabil čija je jednačba promjene stanja $Q_{n+1} = A \cdot Q_n + \bar{B}$. Što se dovodi na ulaz K? a) $A \cdot \bar{B}$ b) $\bar{A} \cdot B$ c) $Q_n \cdot \bar{B}$ d) $A \cdot B$ e) $\bar{A} \cdot \bar{B}$ f) ništa od navedenoga
14	Kako glasi minimalna lista osjetljivosti bloka process koji opisuje bistabil T okidan padajućim bridom signala takta? Bistabil ima još asinkrone ulaze za postavljanje i brisanje. a) T, clr, set c) clk, T, set e) clk, set, clr b) set, clr d) clk, T, clr f) ništa od navedenoga

15	Pojednostavljeni logički blok programirljivog polja (FPGA) prikazan shemom sastoji se od pregledne tablice (LUT) s četiri ulaza, D bistabila (FF), te multipleksora. Konfiguracija pregledne tablice zadana je funkcijom $LUT4 = (A \text{ XOR } B) \text{ AND } C \text{ AND } D$. Pomoću tako konfiguriranog logičkog bloka treba izvesti bistabil tipa T. Koji od ponuđenih port map izraza treba odabrati da bi sintetizator iz priloženog VHDL opisa ispravno generirao bistabil T? <pre> entity t_ff is port (t, cp: in std_logic; q: out std_logic); end t_ff; architecture x of t_ff is signal i: std_logic; begin t_flop: entity fpga_cell port map(???); q <= i; end x; </pre> a) port map(cp => cp, a => t, b => i, c => '1', d => '1', sel => '0', z => i) b) port map(cp => cp, a => t, b => i, c => '0', d => '1', sel => '1', z => i) c) port map(cp => cp, a => '1', b => i, c => t, d => '1', sel => '1', z => i) d) port map(cp => cp, a => i, b => t, c => '1', d => '1', sel => '1', z => i) e) port map(cp => cp, a => i, b => t, c => '1', d => '1', sel => '0', z => i) f) ništa od ponuđenog
16	Uporabom trobitnog posmačnog registra i multipleksora (prema slici) potrebno je ostvariti sklop koji na izlazu generira ciklus $0 \rightarrow 4 \rightarrow 2 \rightarrow 1$ (izlaz A tumačiti kao bit najveće težine). Svako nespecificirano stanje potrebno je riješiti tako da se iz njega u najmanjem broju koraka dođe u stanje 4. Što je potrebno dovesti na ulaze multipleksora? Ponuđeni odgovori navode ulaze od d_0 do d_3, tim redoslijedom. a) $\bar{C}, C, 0, 0$ b) $C, C, 0, \bar{C}$ c) $\bar{C}, C, \bar{C}, 1$ d) $1, C, \bar{C}, 0$ e) $\bar{C}, 0, 0, 0$ f) ništa od navedenoga 
17	Neki sekvencijski sklop iste je strukture kao i sklop iz prethodnog zadatka. Na ulaze d_0 do d_3 (tim redoslijedom) dovedeno je $\bar{C}, \bar{C}, C, C$. Utvrdite u kojem ciklusu broji to brojiilo, te ima li siguran start. U ponuđenim odgovorima dan je samo dio ciklusa. a) $6 \rightarrow 3 \rightarrow 5$, nema c) $2 \rightarrow 5 \rightarrow 6$, ima e) $5 \rightarrow 2 \rightarrow 1$, nema b) $4 \rightarrow 2 \rightarrow 5$, nema d) $0 \rightarrow 4 \rightarrow 2$, ima f) ništa od navedenoga
18	Za kod 1215 konstruiran je težinski D/A pretvornik s operacijskim pojačalom. Ako je najveći otpor u težinskoj mreži pretvornika 5000Ω, izračunajte iznos otpora R_f u povratnoj vezi operacijskog pojačala. Poznati su sljedeći podaci: ako se na ulaz pretvornika dovede broj 7, apsolutna vrijednost izlaznog napona je $0,7 \text{ V}$; iznos referentnog napona $U_{ref} = 10 \text{ V}$. a) 17Ω b) 50Ω c) 100Ω d) 140Ω e) 220Ω f) ništa od navedenoga
19	Memorija kapaciteta 8MB ima 2D organizaciju, pri čemu fizička riječ pohranjuje jedan oktet. Ako se želi napraviti memorija istog kapaciteta ali organizacije $2 \frac{1}{2} \text{ D}$ kod koje je duljina linije bita 8 puta manja, koliko bitova u toj memoriji pohranjuje jedna fizička riječ? a) 16 b) 32 c) 64 d) 128 e) 256 f) ništa od navedenoga

20	Zadana je funkcija $f = A\overline{B}CDG + \overline{B}\overline{C}EF + \overline{A}BCD$. Funkciju ostvarujemo uporabom jednog multipleksora 2/1, pri čemu na adresni ulaz dovodimo varijablu B . Rezidualne funkcije ostvarujemo u obliku minimalne sume produkata. Koliko će produkata imati rezidualna funkcija koju dovodimo na podatkovni ulaz d_1 (podatkovni ulazi multipleksora su d_0 i d_1)? Savjet: ne rješavati tablično! a) 2 b) 1 c) 7 d) 4 e) 3 f) ništa od navedenoga
21	Funkcije $f_1(A,B,C,D) = \prod M(0,1,4,5,13,15)$ i $f_2(A,B,C,D) = \prod M(0,1,4,5,7,15)$ želimo ostvariti poluprogramirljivim poljem (PAL) tipa NILI-NILI minimalnih dimenzija u dvije razine logike. Koje su minimalne dimenzije sklopa? Oznaka je $m \times n \times k$, gdje je m broj ulaza, n broj NILI sklopova prvog polja te k broj izlaza. a) $4 \times 1 \times 2$ b) $4 \times 2 \times 2$ c) $4 \times 6 \times 2$ d) $4 \times 8 \times 2$ e) $4 \times 4 \times 2$ f) ništa od navedenoga
22	Koliko je minimalno potrebno bistabila tipa D da bi se ostvario sekvencijski sklop na čijem se izlazu generira ciklus: $0 \rightarrow 1 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 5$? a) 2 b) 3 c) 4 d) 5 e) 6 f) ništa od navedenoga

Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka; u suprotnom, rješenje se neće priznati. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.

Zadatak 23. Riješiti na unutrašnjosti košuljice, s lijeve strane.

Na raspolaganju je model multipleksora 2/1 čije je sučelje prikazano u nastavku.

```
ENTITY mux21e IS PORT (
  d: IN std_logic_vector(0 to 1);
  sel, e: IN std_logic;
  y: OUT std_logic);
END mux21e;
```

Uporabom samo tih komponenata nacrtajte shemu sklopa koji ostvaruje funkcionalnost dekodera 1/2 s ulazom za omogućavanje. Na temelju te sheme napišite odgovarajući strukturni VHDL model. **Napomena:** boduje se samo napisani VHDL model, no VHDL model bez nacrtane sheme nosi 0 bodova.

Zadatak 24. Riješiti na unutrašnjosti košuljice, s desne strane.

Na raspolaganju je model sinkronog bistabila D, okidanog padajućim bridom signala takta:

```
ENTITY sindff IS PORT(
  d, cp: IN std_logic;
  q: OUT std_logic);
END sintff;
```

Koristeći tu komponentu (i po potrebi osnovne logičke sklopove ili kombinacijske module), nacrtajte shemu 4-bitnog posmačnog registra sa serijskim ulazom i paralelnim izlazima koji posmak obavlja od Q0 prema Q3. Registar ima dodatni upravljački ulaz $ctrl$. Ako je $ctrl=0$, registar obavlja (uobičajeni) posmak. Ako je $ctrl=1$, registar zanemaruje svoj serijski ulaz i umjesto toga obavlja rotaciju trenutnog podatka. Na temelju te sheme napišite odgovarajući strukturni VHDL model. **Napomena:** boduje se samo napisani VHDL model, no VHDL model bez nacrtane sheme nosi 0 bodova.