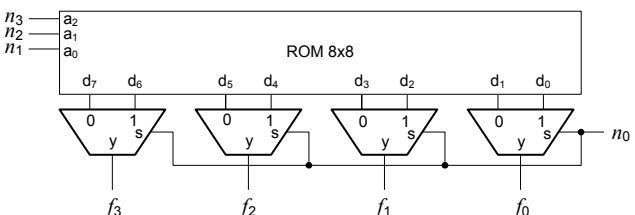
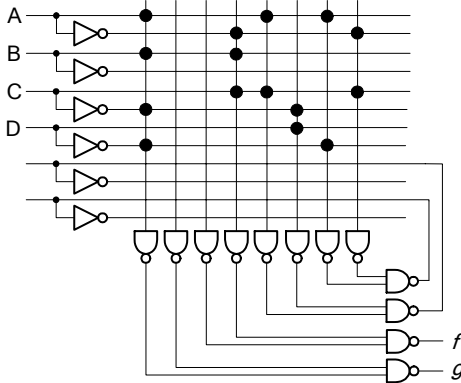
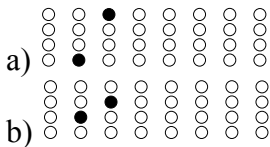
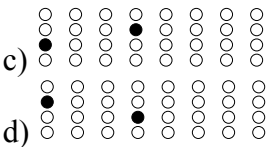
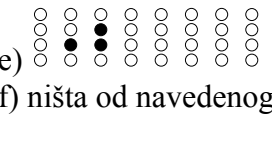
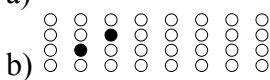
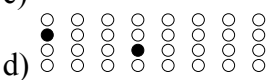
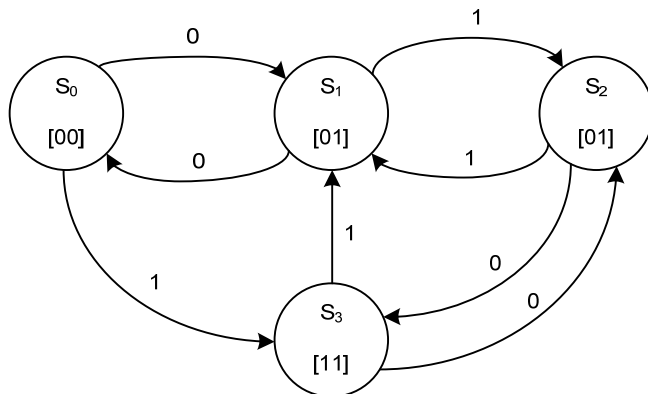


9.	Multiplexorom 4/1 potrebno je ostvariti funkciju $f(A, B, C) = \sum m(0, 3, 5, 6, 7)$. Označimo s $D_0 D_1 D_2 D_3$ podatkovne ulaze, te s $A_1 A_0$ adresne ulaze (indeks 0 označava ulaz najmanje težine). Ako na A_1 dovedemo A, a na A_0 dovedemo B, što treba dovesti na ulaze D_0, D_1, D_2 te D_3? a) $C, 0, 0, \bar{C}$ b) $C, 0, 1, C$ c) $\bar{C}, C, C, 1$ d) $C, \bar{C}, 1, C$ e) $\bar{C}, C, 0, \bar{C}$ f) ništa od navedenog
10.	Sinkroni SR bistabil izveden je pomoću 4 sklopa NI. Uporabom 2 sklopa I na ulazima S i R bistabil je pretvoren u JK bistabil. Do trenutka $t = 100$ ns ulazi J, K i CP su konstantno 0, a bistabil je u stanju 0. U trenutku $t = 100$ ns ulazi J, K i CP postavljaju se na 1 ($J=K=CP=1$), i više se ne mijenjaju. Očitajte stanja na izlazima ($Q, \bar{Q}$) u trenucima 125 ns, 135 ns te 145 ns, ako je kašnjenje osnovnih logičkih sklopova 10 ns. a) (1,0), (0,0), (0,1) b) (0,1), (1,1), (1,0) c) (0,1), (0,0), (1,0) d) (1,1), (1,0), (0,0) e) (1,0), (1,1), (0,1) f) ništa od navedenog
11.	Funkcija $f(n)$ svakom $n \in \{0, \dots, 15\}$ pridružuje broj $n \oplus \hat{n}$, gdje je $\hat{n}$ jednak broju n zarotiranom ulijevo za jedan bit. Ovu funkciju potrebno je ostvariti permanentnom memorijom kapaciteta 8×8, i multiplexorima, prema slici. Što treba upisati u memoriju? U ponuđenim rješenjima prikazan je sadržaj memorijskih lokacija od 4 do 7, u heksadekaskom zapisu.  a) b2, bd, 8e, 81 b) f1, fe, cd, c2 c) c5, f9, 35, 09 d) c6, fa, 36, 0a e) b1, be, 8d, 82 f) ništa od navedenog
12.	Sklopom PAL prikazan na slici potrebno je ostvariti funkcije: $f = \bar{A}BC + AC + \bar{C}D$ i $g = AB\bar{C}\bar{D} + (\bar{A} + D)(A + \bar{C})$. Dio programiranja već je ostvaren. Kako treba programirati posljednja 4 retka prvog polja kako bi prikazana struktura doista ostvarivala zadane funkcije?  a)  c)  e)  b)  d)  f) ništa od navedenog
13.	Sinkroni bistabil s ulazima X i Y definiran je jednačbom promjene stanja: $Q_{n+1} = XYQ_n + \bar{Y}\bar{Q}_n$. Takav bistabil potrebno je ostvariti uporabom T bistabila. Kako glasi minimalni oblik ulaza T? a) $T = \bar{Y} + \bar{X}Q_n$ b) $T = \bar{X} + Q_n\bar{Y}$ c) $T = \bar{X}Y + Q_nY$ d) $T = \bar{X}\bar{Q}_n + Q_n\bar{Y}$ e) $T = XYQ_n + \bar{Y}\bar{Q}_n$ f) ništa od navedenog
14.	Funkciju $f(A, B, C, D, E) = (\bar{A}\bar{B} + \bar{C}D)\bar{E}$ potrebno je realizirati tehnologijom CMOS. Koliko nam je minimalno potrebno NMOS tranzistora? a) 5 b) 6 c) 3 d) 4 e) 7 f) ništa od navedenog

15.	Funkcija $f(A,B,C,D)$ ostvarena je uporabom konfigurabilnog bloka sklopa FPGA. U pregledne tablice (LUT) upisane su vrijednosti prema slici. O kojoj se funkciji radi? a) $f(A,B,C,D) = (A \oplus B) \cdot (C + D)$ b) $f(A,B,C,D) = (A \cdot B) \oplus (C + D)$ c) $f(A,B,C,D) = (\overline{A \cdot B}) + (C + D)$ d) $f(A,B,C,D) = (\overline{A + B}) \oplus (\overline{C + D})$ e) $f(A,B,C,D) = (A \oplus B) \cdot (\overline{C + D})$ f) ništa od navedenoga
16.	Asinkrono binarno brojilo unaprijed ostvareno je uporabom bistabila T. Bistabili imaju dodatne ulaze za postavljanje S_d koji su svi spojeni zajedno, i koriste se za skraćivanje ciklusa brojila. Ako ciklus sadrži 19 stanja a ulazi za postavljanje se aktiviraju logičkom razinom 1, koju funkciju treba ostvarivati sklop koji upravlja ulazima za postavljanje? a) $Q_4 \overline{Q_3} Q_2 \overline{Q_1} \overline{Q_0}$ b) $\overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0$ c) $Q_4 \overline{Q_3} \overline{Q_2} Q_1 \overline{Q_0}$ d) $\overline{Q_4} Q_3 Q_2 Q_1 Q_0$ e) $Q_4 \overline{Q_3} \overline{Q_2} Q_1 Q_0$ f) ništa od navedenog
17.	Bistabilima tipa T koji su okidani padajućim bridom signala takta ostvareno je 4-bitno asinkrono binarno brojilo unaprijed. Parametri bistabila su: $t_{db}=20\text{ns}$, $t_{setup}=10\text{ns}$, $t_{hold}=10\text{ns}$. Neposredno prije trenutka $t=100\text{ns}$ brojilo se nalazi u stabilnom stanju 15. U trenutku $t=100\text{ns}$ nastupa padajući brid signala takta. Frekvencija signala takta je 10MHz. Što ćemo očitati na izlazima brojila u trenutku $t=165\text{ns}$? a) 4 b) 8 c) 12 d) 10 e) 0 f) ništa od navedenog
18.	Koliko iznosi maksimalna frekvencija rada 5-bitnog sinkronog binarnog brojila sa serijskim prijenosom? Parametri bistabila su: $t_{db}=12,5\text{ns}$, $t_{setup}=5\text{ns}$, $t_{hold}=5\text{ns}$. Logički sklopovi kasne 2,5ns. a) 40MHz b) 20MHz c) 25MHz d) 10MHz e) 50MHz f) ništa od navedenog
19.	Uporabom bistabila JK potrebno je ostvariti bistabil T. Koliko nam je minimalno potrebno osnovnih logičkih sklopova? a) 3 b) 1 c) 2 d) 0 e) 4 f) ništa od navedenog
20.	Za 4-bitni težinski DA pretvornik poznati su sljedeći podaci: otpor u povratnoj vezi operacijskog pojačala $R_f = 1\text{k}\Omega$, a najveći otpor u težinskoj mreži iznosi $10\text{k}\Omega$. Ako se na ulaz ovog DA pretvornika dovede broj 5, na izlazu će se dobiti napon -1V. Koliko iznosi referentni napon U_{REF} pretvornika? a) 1V b) 5V c) 4V d) 2V e) 6V f) ništa od navedenog
21.	Memoriju kapaciteta 2^{13} bita i organizacije 2D, pri čemu je fizička riječ duljine 8 bita, potrebno je presložiti u $2^{1/2}$ D organizaciju tako da se u svaku fizičku riječ pohrani po 16 logičkih riječi. Koliko će adresnih bitova pri takvoj organizaciji memorije imati adresni dekodler? a) 13 b) 5 c) 6 d) 8 e) 11 f) ništa od navedenoga

22. Ostvarite automat sa slike uporabom minimalnog broja bistabila JK. S_i u kružiću predstavlja oznaku stanja, a $[xy]$ predstavlja izlaze. Ulaz je U . Neka stanje S_i bude kodirano binarnom reprezentacijom broja i . Minimalni oblik funkcije ulaza J_1 glasi:



- a) $\overline{Q}_0 U + Q_0 \overline{U}$
- b) $Q_0 \overline{U} + \overline{Q}_1$
- c) $\overline{Q}_1 + U$
- d) $\overline{Q}_0 \overline{U} + Q_0 U$
- e) U
- f) ništa od navedenog

Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka (ili se neće bodovati). Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.

Zadatak 23. Riješiti na unutrašnjosti košuljice, s lijeve strane.

Napišite ponašajni VHDL model sinkronog bistabila JK koji je okidan padajućim bridom signala takta.

Zadatak 24. Riješiti na unutrašnjosti košuljice, s desne strane.

Pogledajte automat zadan dijagramom u zadatku 22. Napišite njegov ponašajni VHDL model.