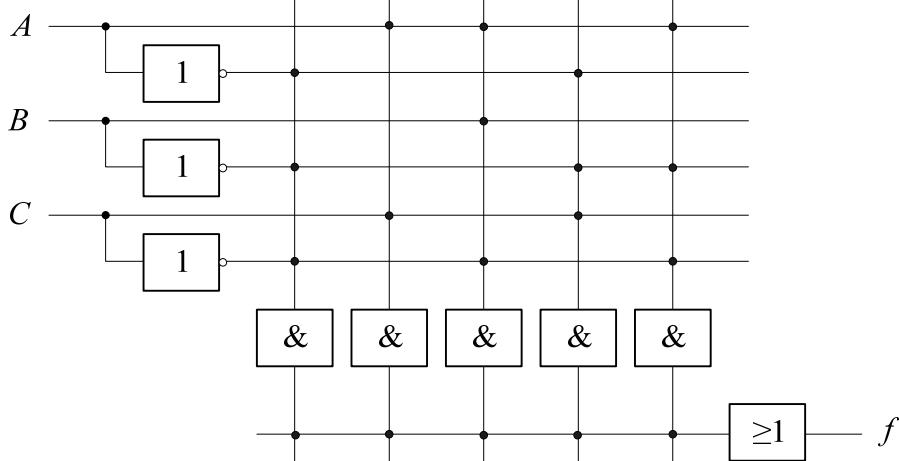


## 2. MEĐUISPIT IZ DIGITALNE LOGIKE

### Grupa A

1. Funkcija $f(A,B,C,D) = \sum m(0,1,5,7,15)$ ostvarena je multipleksorom 8/1. Na adresne ulaze spojeno je $a_2a_1a_0=ABC$ . Što je dovedeno na podatkovne ulaze multipleksora? U rješenjima su navedeni redom ulazi od $d_0$ do $d_7$ .	a) 11D0111D b) D01DD001	c) 10AA000A d) 11A0111A	e) 10DD000D f) ništa od navedenoga
2. Odredite algebarski izraz funkcije $f(A,B,C,D)$ .	<p style="text-align: center;"><math>f(A,B,C,D)</math></p>		
a) $A + \overline{B}CD$ b) $ABCD + A\overline{B}CD + AB\overline{C}D + \overline{A}\overline{B}CD$ c) $ABCD$ d) $AB\overline{C}\overline{D} + \overline{A}\overline{B}CD$ e) $ABCD + \overline{A}\overline{B}CD$ f) ništa od navedenoga			
3. Ternarno poluzbrajalo koristi sljedeći kod: 0=00, 1=11, 2=01. Neka su ulazi sklopa označeni s $x_Ix_0$ (prva znamenka) i $y_Iy_0$ (druga znamenka) a izlazi $r_Ir_0$ (znamenka rezultata) i $c_{out}$ (prijenos). Koja od ponuđenih funkcija predstavlja $r_0(x_I, x_0, y_I, y_0)$ ?	a) $\sum m(2,3,8,10,12,14) + \sum d(1,4,5,6,7,9,13)$ b) $\sum m(1,4,5,7,12,15) + \sum d(2,6,8,9,10,11,14)$ c) $\sum m(1,5,8) + \sum d(3,7,13,14,15)$ d) $\sum m(1,3,4,5,12,15) + \sum d(2,6,8,9,10,11,14)$ e) $\sum m(3,5,7,11,14) + \sum d(2,4,8,9,13,15)$ f) ništa od navedenoga		
4. Zbrajalo na ulazu prima dekadske brojeve kodirane kôdom BCD. Rezultat zbrajanja kodira se kôdom Excess-3. Ako se na ulaze dovede 00010001 i 00100100, što će biti na izlazu zbrajala?	a) 11001001 b) 01101000	c) 00100011 d) 10011000	e) 10101100 f) ništa od navedenoga
5. Nad brojem $4321_{(16)}$ potrebno je izvršiti aritmetički posmak udesno za 5 bitova. Rezultat je:	a) $0432_{(16)}$ b) $F432_{(16)}$	c) $F219_{(16)}$ d) $F5A3_{(16)}$	e) $0219_{(16)}$ f) ništa od navedenoga
6. Funkciju $f(A,B,C,D) = \sum m(0,2,8,9,10,11,13,15)$ potrebno je ostvariti sklopom PLA koji implementira funkciju u obliku sume produkata. Koliko je minimalno potrebno sklopova I i ILI, te za koliko se varijabli koristi invertor?	a) $2 \times I, 1 \times ILI, 3 \times \text{invertor}$ b) $1 \times I, 2 \times ILI, 2 \times \text{invertor}$	c) $2 \times I, 1 \times ILI, 2 \times \text{invertor}$ d) $2 \times I, 1 \times ILI, 1 \times \text{invertor}$	e) $1 \times I, 1 \times ILI, 2 \times \text{invertor}$ f) ništa od navedenoga
7. Statički-1 hazard kod minimalnog zapisa funkcije $f(A,B,C) = \sum m(3,4,5,7)$ u obliku sume produkata javlja se na prijelazu:	a) $111 \rightarrow 101$ b) $101 \rightarrow 100$	c) $101 \rightarrow 111$ d) $100 \rightarrow 101$	e) $101 \rightarrow 001$ f) ništa od navedenoga

8. Sklop PLA programiran je tako da ostvaruje funkciju  $f$ . Kako glasi minimalni zapis te funkcije?



- a)  $A + \bar{B}$   
 b)  $\bar{A}\bar{B}\bar{C} + ABC + A\bar{B}\bar{C} + \bar{A}\bar{B}C + A\bar{B}\bar{C}$   
 c)  $\bar{A}\bar{B}C + A\bar{B}\bar{C}$   
 d)  $\bar{A}\bar{B}\bar{C} + AC + \bar{A}\bar{B}C + AB\bar{C} + A\bar{B}\bar{C}$   
 e)  $\bar{A} + B$   
 f) ništa od navedenoga

9. Kako glasi minimalna lista osjetljivosti bloka process koji opisuje bistabil D okidan rastućim bridom signala takta? Bistabil još ima asinkrone ulaze za postavljanje i brisanje.

- a) D, clk  
 b) D, clk, set  
 c) clk  
 d) clr, set  
 e) clk, clr, set  
 f) ništa od navedenoga

10. Prikazan je VHDL-model bistabila JK izgrađen pomoću bistabila SR i dvoulaznih sklopova I. Model nije potpun jer na mjestima označenima s **<A>** i **<B>** nedostaje specifikacija povezivanja komponenti. Kako treba definirati ta povezivanja, a da bi se dobio ispravan model bistabila JK? (Primjerak sklopa I na koji je spojen j nazovite i1.)

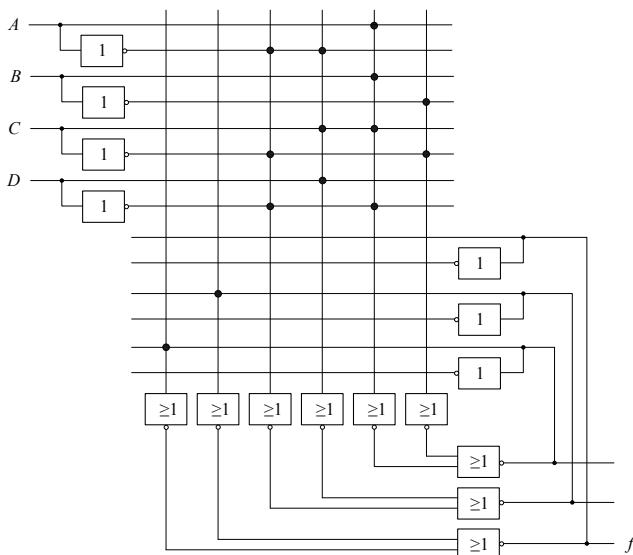
```
ENTITY jkBistabil IS
  PORT (j, k : in std_logic; q, qn : out std_logic);
END jkBistabil;

ARCHITECTURE arch OF jkBistabil IS
  SIGNAL x : std_logic_vector (0 TO 3);
  COMPONENT srBistabil IS
    PORT (s, r : in std_logic; q, qn : out std_logic);
  END srBistabil;
  COMPONENT iSklop IS
    PORT (a, b : in std_logic; c : out std_logic);
  END iSklop;
BEGIN
  sr : srBistabil PORT MAP (x(0), x(1), x(2), x(3));
  i1 : iSklop PORT MAP <A>;
  i2 : iSklop PORT MAP <B>;
  q <= x(2);
  qn <= x(3);
END arch;
```

- a) **<A>** = " $x(2), j, x(0)$ ", **<B>** = " $k, x(3), x(1)$ "  
 b) **<A>** = " $c => x(0), a => x(3), b => j$ ", **<B>** = " $c => x(1), a => k, b => x(2)$ "  
 c) **<A>** = " $x(3), j, x(1)$ ", **<B>** = " $k, x(2), x(0)$ "  
 d) **<A>** = " $c => s, a => x(3), b => j$ ", **<B>** = " $c => s, a => k, b => s(2)$ "  
 e) **<A>** = " $x(3), j, s$ ", **<B>** = " $k, x(2), s$ "  
 f) ništa od navedenoga

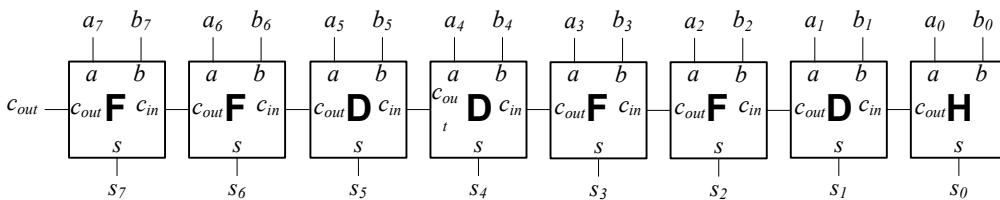
11.	<p>Prikazan je ponašajni model nekog sklopa u jeziku VHDL. Strukturalni model istog sklopa, izведен pomoću minimalnog broja dvoulaznih I-sklopova i dvoulaznih ILI-sklopova (invertori nisu na raspolaganju), ukupno sadržava:</p> <pre> ENTITY sklop IS     PORT (a, b, c, d, e : IN std_logic; f : OUT std_logic); END sklop;  ARCHITECTURE beh OF sklop IS BEGIN     f &lt;= NOT ((NOT a OR NOT b OR NOT c) AND (NOT d AND NOT e)); END beh; </pre> <p>a) tri I-sklopa, dva ILI-sklopa i dva unutarnja signala  b) dva I-sklopa, dva ILI-sklopa i jednog unutarnjeg signala  c) dva I-sklopa, dva ILI-sklopa i tri unutarnja signala  d) jednog I-sklopa, dva ILI-sklopa i dva unutarnja signala  e) jednog I-sklopa, jednog ILI-sklopa i četiri unutarnja signala  f) ništa od navedenoga</p>						
12.	<p>U jeziku VHDL struktorno modeliramo sklop S i pritom stvaramo (instanciramo) primjerak sklopa T. Pri tome definiramo:</p> <p>a) ulazne i izlazne signale (sučelje) sklopa T  b) način spajanja svih signala sklopa S na signale sklopa T  c) način spajanja unutarnjih signala sklopa T na unutarnje signale sklopa S  d) način spajanja izlaznih signala sklopa T na ulazne signale sklopa S  e) način spajanja ulaznih i izlaznih signala sklopa T na signale sklopa S  f) ništa od navedenoga</p>						
13.	<p>Uporabom dvoulaznih konfigurabilnih logičkih blokova temeljenih na multipleksoru i preglednoj tablici ostvarena je funkcija <math>f</math>, prema slici. Ulaz <math>X_1</math> CLB-a dovodi se na adresni ulaz veće težine multipleksora. O kojoj se funkciji radi?</p> <table border="1"> <tr> <td><math>\bar{A}B + A\bar{B} + CD</math></td> </tr> <tr> <td><math>AB + \bar{A}CD</math></td> </tr> <tr> <td><math>\bar{A}\bar{B} + AB + CD</math></td> </tr> <tr> <td><math>\bar{A}\bar{B} + AB + \bar{C}D</math></td> </tr> <tr> <td><math>\bar{A}\bar{B} + \bar{B}CD</math></td> </tr> <tr> <td>f) ništa od navedenoga</td> </tr> </table>	$\bar{A}B + A\bar{B} + CD$	$AB + \bar{A}CD$	$\bar{A}\bar{B} + AB + CD$	$\bar{A}\bar{B} + AB + \bar{C}D$	$\bar{A}\bar{B} + \bar{B}CD$	f) ništa od navedenoga
$\bar{A}B + A\bar{B} + CD$							
$AB + \bar{A}CD$							
$\bar{A}\bar{B} + AB + CD$							
$\bar{A}\bar{B} + AB + \bar{C}D$							
$\bar{A}\bar{B} + \bar{B}CD$							
f) ništa od navedenoga							
14.	<p>Za neku porodicu logičkih sklopova poznati su sljedeći parametri: <math>U_{OHmin}=4,2V</math>, <math>U_{OLmax}=0,5V</math>, <math>U_{IHmin}=3,7V</math> te <math>U_{ILmax}=1,2V</math>. Izračunati granicu istosmjerne smetnje.</p> <table style="width: 100%;"> <tr> <td>a) 2,7V</td> <td>c) 0,4V</td> <td>e) 3,1V</td> </tr> <tr> <td>b) 3,6V</td> <td>d) 0,5V</td> <td>f) ništa od navedenoga</td> </tr> </table>	a) 2,7V	c) 0,4V	e) 3,1V	b) 3,6V	d) 0,5V	f) ništa od navedenoga
a) 2,7V	c) 0,4V	e) 3,1V					
b) 3,6V	d) 0,5V	f) ništa od navedenoga					
15.	<p>Na raspolaganju je troulazni CLB temeljen na preglednoj tablici, multipleksoru i bistabilu D. Na ulaz CLB-a <math>X_2</math> spojen je signal <math>A</math>, na <math>X_1</math> spojen je signal <math>B</math>. Izlaz CLB-a izvana je spojen na ulaz <math>X_0</math>. Potrebno je konfigurirati CLB tako da on ostvari bistabil čija je jednadžba promjene stanja: <math>Q^{n+1} = \bar{A} \cdot \bar{Q}^n + B</math>. Napomena: ulaz <math>X_2</math> za multipleksor predstavlja adresni ulaz najveće težine. Sadržaj LUT-a je:</p> <table style="width: 100%;"> <tr> <td>a) 11000011</td> <td>c) 01011100</td> <td>e) 01110001</td> </tr> <tr> <td>b) 11001100</td> <td>d) 10110011</td> <td>f) ništa od navedenoga</td> </tr> </table>	a) 11000011	c) 01011100	e) 01110001	b) 11001100	d) 10110011	f) ništa od navedenoga
a) 11000011	c) 01011100	e) 01110001					
b) 11001100	d) 10110011	f) ništa od navedenoga					

16. Funkcija  $f(A,B,C,D)$  ostvarena je uporabom strukture PAL tipa NILI-NILI. Minimalni oblik te funkcije zapisan u obliku produkta suma ne sadrži sumu:



- a)  $A + B + C + \bar{D}$
- b)  $\bar{B} + \bar{C}$
- c)  $\bar{A} + \bar{B} + \bar{C}$
- d)  $\bar{A} + \bar{C} + \bar{D}$
- e)  $\bar{A} + C + D$
- f) ništa od navedenoga

17. Projektant digitalnih sklopova želio je napraviti 8-bitno binarno zbrajalo. No, prilikom izrade sklopa, pogriješio je i umjesto potpunog zbrajajala (F) na nekim je mjestima upotrijebio je potpuno oduzimalo (D), prema slici. Ako na ulaz takvog "zbrajala" dovedemo brojeve B8 i AF, što će biti rezultat ( $s$ )?



- a) 0B
- b) 4B
- c) 3F
- d) A1
- e) C0
- f) ništa od navedenoga

18. Sklop za izdvojeno generiranje prijenosa generira bitove prijenosa  $c_0, c_1, c_2$  i  $c_3$ . Prema kojem algebarskom izraz se generira  $c_2$ ?

- a)  $g_2p_3 + g_1p_2 + g_0p_2p_1$
- b)  $g_2p_2 + g_1p_1$
- c)  $g_2 + g_1p_2 + g_0p_2$
- d)  $g_2 + g_1p_1 + g_0p_2p_1$
- e)  $g_2 + g_1p_2 + g_0p_2p_1$
- f) ništa od navedenoga

19. Na raspolaganju je ROM  $4 \times 4$  i multipleksor 4/1. Na adresne ulaze ROM-a spojeno je:  $a_1=A$ ,  $a_0=B$ . Podatkovni izlaz ROM-a  $d_i$ ,  $i \in \{0,1,2,3\}$  spojen je na podatkovni ulaz multipleksora  $d_i$ . Adresni ulazi multipleksora spojeni su na sljedeći način:  $a_1=D$ ,  $a_0=C$ . ROM treba programirati tako da se na izlazu multipleksora dobije funkcija  $f(A,B,C,D) = \sum m(2,4,5,7,11,12,15)$ . Izlaz ROM-a  $d_3$  smatrati izlazom najveće težine. Sadržaj ROM-a je:

- a) 3,F,7,1
- b) 2,D,8,9
- c) C,5,A,B
- d) D,D,7,1
- e) 2,4,C,F
- f) ništa od navedenoga

20. Zadane su tri funkcije od  $A, B, C$  i  $D$ :  $f_1 = \sum m(2,10,13,15)$ ,  $f_2 = \sum m(5,6,7,14)$  i  $f_3 = \sum m(2,5,6,7,10,13,14,15)$ . Koje su minimalne dimenzije PLA sklopa tipa NI-NI kojim možemo ostvariti sve tri funkcije?

- a)  $4 \times 6 \times 2$
- b)  $3 \times 4 \times 2$
- c)  $4 \times 6 \times 3$
- d)  $4 \times 4 \times 3$
- e)  $4 \times 5 \times 3$
- f) ništa od navedenoga