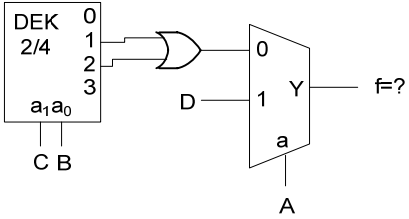
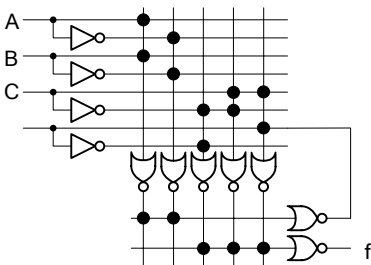


2. MEĐUISPIT IZ DIGITALNE LOGIKE

Grupa B

1.	Koji je rezultat simulacije sljedećeg izraza, ako su vrijednosti A='0', B='1', C='U'? f <= A OR B OR NOT C; a) 0 b) 1 c) U d) nema dovoljno informacija e) izraz nije moguće izračunati f) ništa od navedenog															
2.	Razlikuje li VHDL velika i mala slova u nazivima? a) razlikuje b) ne razlikuje c) u imenima procesa da, inače ne d) u imenima arhitektura da, inače ne e) u imenima signala da, inače ne f) ništa od navedenog															
3.	Za dvije porodice integriranih logičkih sklopova poznati su podaci prikazani u sljedećoj tablici. Ako u nekom složenom sustavu sklopovi porodice P1 pobuđuju sklopove porodice P2, koliko se najviše sklopova porodice P2 može spojiti na izlaz jednog sklopa porodice P1? <table><tr><td></td><td>I_{OL} [mA]</td><td>I_{IL} [mA]</td><td>I_{OH} [μA]</td><td>I_{IH} [μA]</td></tr><tr><td>P1</td><td>32</td><td>3,2</td><td>800</td><td>80</td></tr><tr><td>P2</td><td>16</td><td>0,8</td><td>800</td><td>40</td></tr></table> a) 40 b) 20 c) 10 d) 5 e) 2 f) ništa od navedenog		I _{OL} [mA]	I _{IL} [mA]	I _{OH} [μA]	I _{IH} [μA]	P1	32	3,2	800	80	P2	16	0,8	800	40
	I _{OL} [mA]	I _{IL} [mA]	I _{OH} [μA]	I _{IH} [μA]												
P1	32	3,2	800	80												
P2	16	0,8	800	40												
4.	Za neku porodicu logičkih sklopova poznato je sljedeće: U_{OLmax} = 0.5V, širina zabranjenog područja na izlazu iznosi 4V, U_{ILmax} = 1V, širina zabranjenog područja na ulazu iznosi 2V. Koje su granice istosmjerne smetnje tog sklopa? a) U_{GSV} =1,5V, U_{GSN} =0,5V, U_{GS} =1,5V b) U_{GSV} =3,5V, U_{GSN} =2,5V, U_{GS} =2,5V c) U_{GSV} =4V, U_{GSN} =2V, U_{GS} =2V d) U_{GSV} =1,5V, U_{GSN} =0,5V, U_{GS} =0,5V e) U_{GSV} =3,5V, U_{GSN} =2,5V, U_{GS} =3,5V f) ništa od navedenog															
5.	Neki digitalni sustav radi s naponom napajanja od 5,2V, te na frekvenciji od 200 MHz. Za koliko se posto najviše smije povećati frekvencija rada, ako se napon napajanja može smanjiti na 4V? Zbog prevelikog grijanja sustava, ukupna dinamička disipacija snage mora se smanjiti za 10%? a) za 10% b) za 100% c) približno 43% d) približno 52% e) približno 72% f) ništa od navedenog															

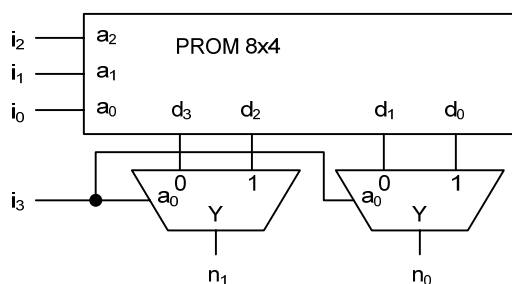
6.	Funkcija $f(A,B,C,D)=(B+C)(B'+D')$ direktno je realizirana osnovnim logičkim sklopovima. Na kojem će se prijelazu pobude pojaviti statički hazard? a) $ABCD=0100 \rightarrow ABCD=1100$ b) $ABCD=1110 \rightarrow ABCD=0110$ c) $ABCD=1101 \rightarrow ABCD=1001$ d) $ABCD=0101 \rightarrow ABCD=0001$ e) $ABCD=1001 \rightarrow ABCD=1101$ f) ništa od navedenog
7.	Neka funkcija ostvarena je uporabom standardnih kombinacijskih modula. O kojoj se funkciji radi?  a) $\overline{A}BC + A\overline{B}CD$ b) $\overline{A}(\overline{B}C + B\overline{C}) + AD$ c) $AB + AC + BD$ d) $\overline{A}(BD + \overline{C}) + D$ e) $ABCD + \overline{A}B\overline{C}D$ f) ništa od navedenoga
8.	Zadana je funkcija $f(A,B,C,D) = \sum m(0,1,2,4,10,11,14,15)$? Koliko ta funkcija ima primarnih implikanata / bitnih primarnih implikanata? a) 4 / 4 b) 4 / 1 c) 2 / 2 d) 5 / 3 e) 4 / 0 f) ništa od navedenog
9.	Funkcija $f(A,B,C,D) = \sum m(2,3,4,5,8,9,14,15)$ realizirana je multipleksorom 2/1, pri čemu je na selekcijski ulaz dovedena varijabla A. Koja se funkcija tada dovodi na zadnji podatkovni ulaz multipleksora (ulaz 1)? a) $\overline{B}\overline{C} + BC$ b) $BCD + \overline{B}C$ c) $B + C + D$ d) $B\overline{C} + \overline{B}C$ e) $ABD + \overline{A}BC$ f) ništa od navedenog
10.	Sklopom PLA prikazanim na slici ostvarena je funkcija f. O kojoj se funkciji radi?  a) $f(A,B,C) = \sum m(0,1,2,3)$ b) $f(A,B,C) = \sum m(0,3,5,6)$ c) $f(A,B,C) = \sum m(0,1,3,4,7)$ d) $f(A,B,C) = \sum m(1,2,4,7)$ e) $f(A,B,C) = \sum m(0,2,4,6,7)$ f) ništa od navedenoga
11.	Što se postiže uporabom sklopa za izdvojeno generiranje prijenosa (CLA)? a) ubrzanje rada binarnog zbrajala b) poboljšanje točnosti binarnog zbrajala c) pouzdaniji rad PLA sklopa d) manja potrošnja PAL sklopa e) korekcija pogrešaka binarnog zbrajala f) ništa od navedenog

12. Neki digitalni sklop radi s naponima -2V i -4V. Neka su ulazi sklopa A i B . Odziv sklopa za sve kombinacije napona prikazan je tablicom. Koju funkciju f ostvaruje taj sklop u negativnoj logici?

A	B	f
-2V	-2V	-4V
-2V	-4V	-2V
-4V	-2V	-2V
-4V	-4V	-2V

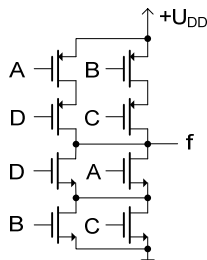
- a) NI
b) NILI
c) I
d) ILI
e) Ex-ILI
f) ništa od navedenoga

13. Sklopom temeljenim na ispisnoj memoriji potrebno je realizirati funkciju $P(i)$ koja za zadani i vraća i -ti element iz niza $\{0,1,2,3,3,2,1,0,0,1,1,3,3,2,2,1\}$ (numeracija kreće od nule). Što treba upisati u ispisnu memoriju? U ponuđenim odgovorima prikazan je sadržaj po memorijskim lokacijama, počev od adrese 0, u heksadekadskom obliku, pri čemu je bit d_3 bit najveće težine.



- a) 1, B, E, 8, 1, 7, E, 9
b) 0, C, 6, F, F, 3, 9, 4
c) 0, C, A, F, F, 3, 5, 8
d) 0, 3, 9, F, F, C, 6, 1
e) 7, F, E, 3, 1, C, D, 0
f) ništa od navedenoga

14. Funkcija f izvedena je u CMOS tehnologiji. O kojoj se funkciji radi?



- a) $\overline{A} \overline{D} + \overline{B} \overline{C}$
b) $\overline{A} \overline{B} + \overline{C} \overline{D}$
c) $AD + BC$
d) $AB + CD$
e) $(\overline{A} + \overline{D})(\overline{B} + \overline{C})$
f) ništa od navedenoga

15. Jezikom VHDL definiran je sklop koji nema ulaza, te ima jedan izlaz f tipa `std_logic`. Arhitektura sklopa prikazana je u nastavku. Nakon pokretanja simulacije rada sklopa, koju će vrijednost poprimiti signal f u stotoj nanosekundi?

```

ARCHITECTURE str OF sklop1 IS
    signal i1,n1: std_logic := '0';
    signal i2,n2: std_logic := '1';
BEGIN

    i1 <= not n1;
    i2 <= not n2;
    n1 <= i1 nand n2;
    n2 <= i2 nand n1;

    f <= n1 AFTER 30 ns;

END str;

```

- a) vrijednost 0
b) vrijednost 1
c) vrijednost U
d) simulacija neće nikada stići do $t = 100$ ns
e) vrijednost između 0 i 1
f) ništa od navedenoga