

Digitalna Logika

Tema 5 - Dopuna

Prema izvorniku dostupnom na <http://ferko.fer.hr/diglog/Cupic/podsjetnici> (autor: Marko Čupić)
digitalnu inačicu pripremio Tibor Milić.

Parametri integriranih logičkih sklopova

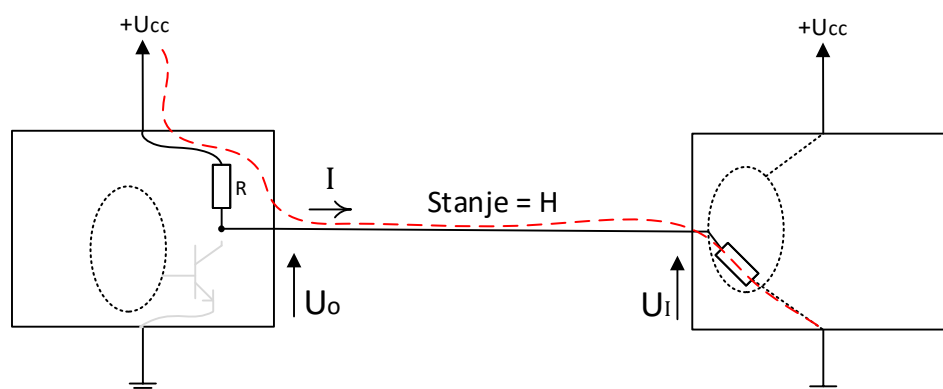
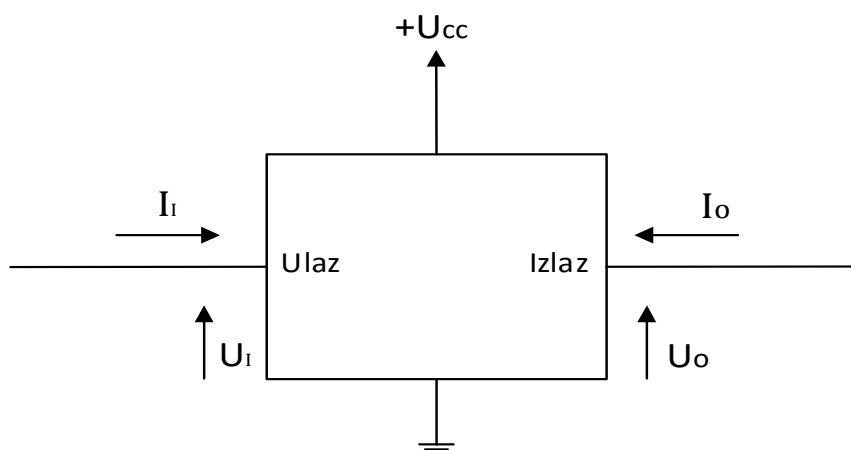
stranica 5 74LS00 (Google: 74LS00 datasheet)

$$U_{IH_{min}} = 2\text{ V} \quad I_{OH} = -0.4\text{ mA}$$

$$U_{IL_{max}} = 0.8\text{ V} \quad I_{OL} = 8\text{ mA}$$

$$U_{OH_{min}} = 2.7\text{ V} \quad I_{IH} = 20\text{ }\mu\text{A}$$

$$U_{OL_{max}} = 0.5\text{ V} \quad I_{IL} = -0.4\text{ mA}$$



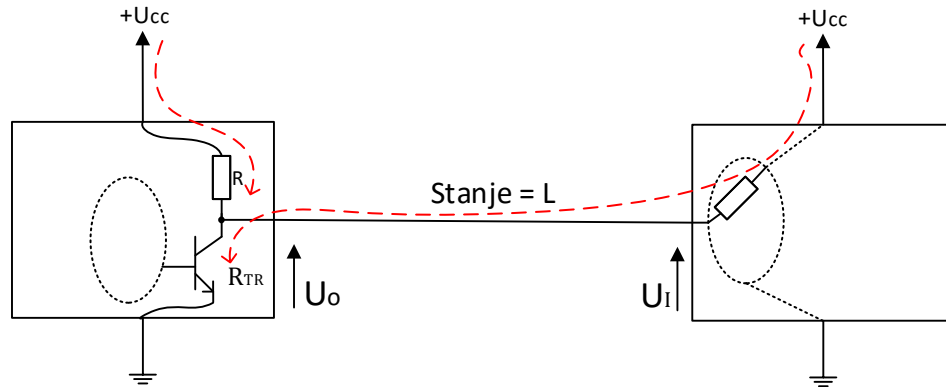
1) Kad je stanje = H, tranzistor je isključen, teče struja I od U_{cc} preko R u ulaz desnog sklopa. Vrijedi $U_{OH} = U_{cc} - I \cdot R$; što je I veći, U_{OH} više pada. Proizvođač garantira: tako dugo dok izlaz ne mora isporučiti struju veću od I_{OH} , izlazni napon neće pasti ispod $U_{OH_{min}}$. Ulaz desnog sklopa, kada je stanje H, povlači struju iznosa I_{IH} . Broj sklopova koje desno mogu spojiti paralelno stoga je:

$$n_H = \left\lfloor \frac{I_{OH}}{I_{IH}} \right\rfloor = \frac{0.4\text{ mA}}{20\text{ }\mu\text{A}} = 20$$

2) Kad je stanje = L, tranzistor je uključen i predstavlja mali otpor R_{TR} ($ali > 0$). Ulaz desnog sklopa je na višem potencijalu pa sada teče struja od napajanja desnog sklopa kroz ulaz vodičem prema izlazu lijevog sklopa i kroz tranzistor u masu. Izlazni napon je $U_{OL} = I_{TR} \cdot R_{TR}$. I_{TR} je suma struje kroz R i struje koja ulazi kroz izlaz sklopa. Proizvođač garantira: tako dugo dok struja koja ulazi kroz

izlaz nije veća od I_{OL} , napon U_{OL} neće pasti iznad $U_{OL_{max}}$. Kroz ulaz jednog sklopa u tom stanju izlazi struja I_{IL} . Stoga takvih sklopova u paralelu mogu spojiti:

$$n_L = \left\lfloor \frac{I_{OL}}{I_{IL}} \right\rfloor = \frac{8 \text{ mA}}{0.4 \text{ mA}} = 20$$

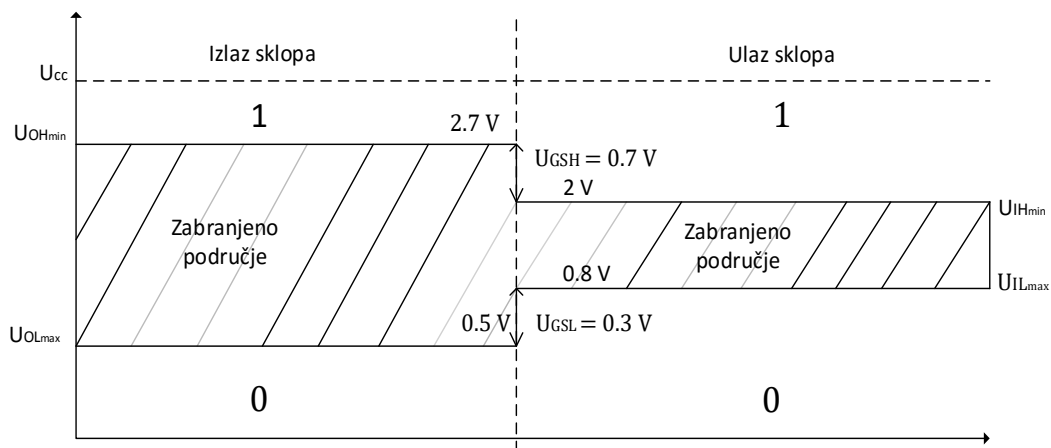


Kako strujna ograničenja moraju biti zadovoljena i u stanju H i u stanju L, faktor grananja na izlazu definiran je kao $n = \min(n_H, n_L) = \min(20, 20) = 20$.

Neki sklopovi se proizvode tako da kroz ulaz prolazi veća struja od prikazane jedinične. Koliko puta je ta struja veća govori faktor grananja na ulazu. Sklop porodice 74LS koji ima faktor grananja na ulazu jednak 2 ima:

$$I_{IL} = 2 \cdot (-0.4 \text{ mA}) = -0.8 \text{ mA}$$

$$I_{IH} = 2 \cdot (20 \text{ }\mu\text{A}) = 40 \text{ }\mu\text{A}$$



$$U_{GSH} = U_{OH_{min}} - U_{IH_{min}} = 2.7 \text{ V} - 2 \text{ V} = 0.7 \text{ V}$$

$$U_{GSL} = U_{IL_{max}} - U_{OL_{max}} = 0.8 \text{ V} - 0.5 \text{ V} = 0.3 \text{ V}$$

Granica istosmjerne smetnje je:

$$U_{GS} = \min(U_{GSH}, U_{GSL}) = \min(0.7 \text{ V}, 0.3 \text{ V}) = 0.3 \text{ V}$$

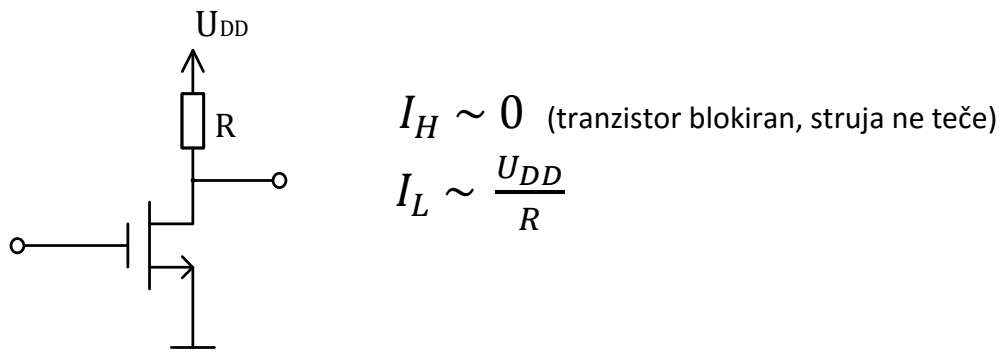
Granica izmjenične smetnje opisuje djelovanje smetnje koja traje ograničeno (kratko) vrijeme. Kako zbog parazitnih kapacitivnosti nije moguće trenutno promijeniti napon na izlazu (već raste po eksponencijali asimptotski), što smetnja traje kraće, može biti većeg iznosa a da nema štetnih posljedica. Granice izmjenične smetnje teži u granicu istosmjerne smetnje kada trajanje teži u beskonačnost.

Disipacija snage

- a) Statička: uz pretpostavku da je sklop pola vremena u H, pola vremena u L

$$P_{st} = U_{napajanja} \cdot \frac{I_{napajanja}^H + I_{napajanja}^L}{2}$$

Na primjer: n – MOSFET invertor



- b) Dinamička disipacija: nabijanje/izbijanje parazitnih kapacitivnosti; kod CMOS-a struja koja teče kroz obje mreže pri promjeni stanja

$$P_{disipirano} = f \cdot U^2 \cdot C$$

Dinamička svojstva

slide 62 na dalje