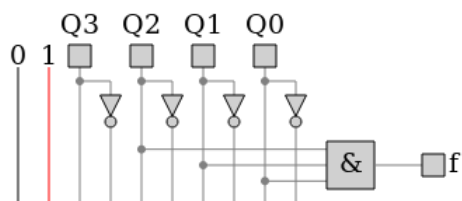
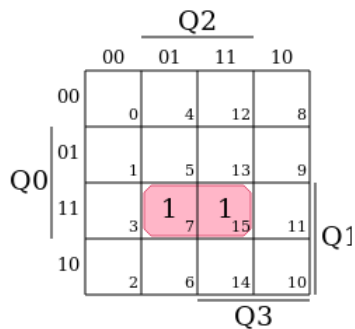


4-bitno sinkrono binarno brojilo unaprijed

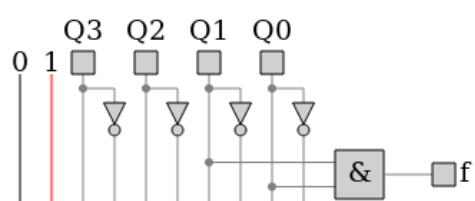
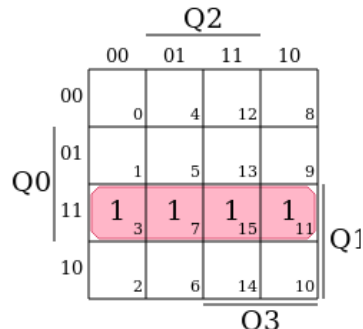
Možemo ga projektirati kao Mooreov automat kod kojeg svako stanje predstavlja jedan od brojeva u ciklusu brojanja, stanja kodiramo tako da kodna riječ odgovara binarnoj reprezentaciji tog broja, a izlaz automata izravno je kodna riječ (tako da je izlazni kombinacijski sklop zapravo eliminiran).

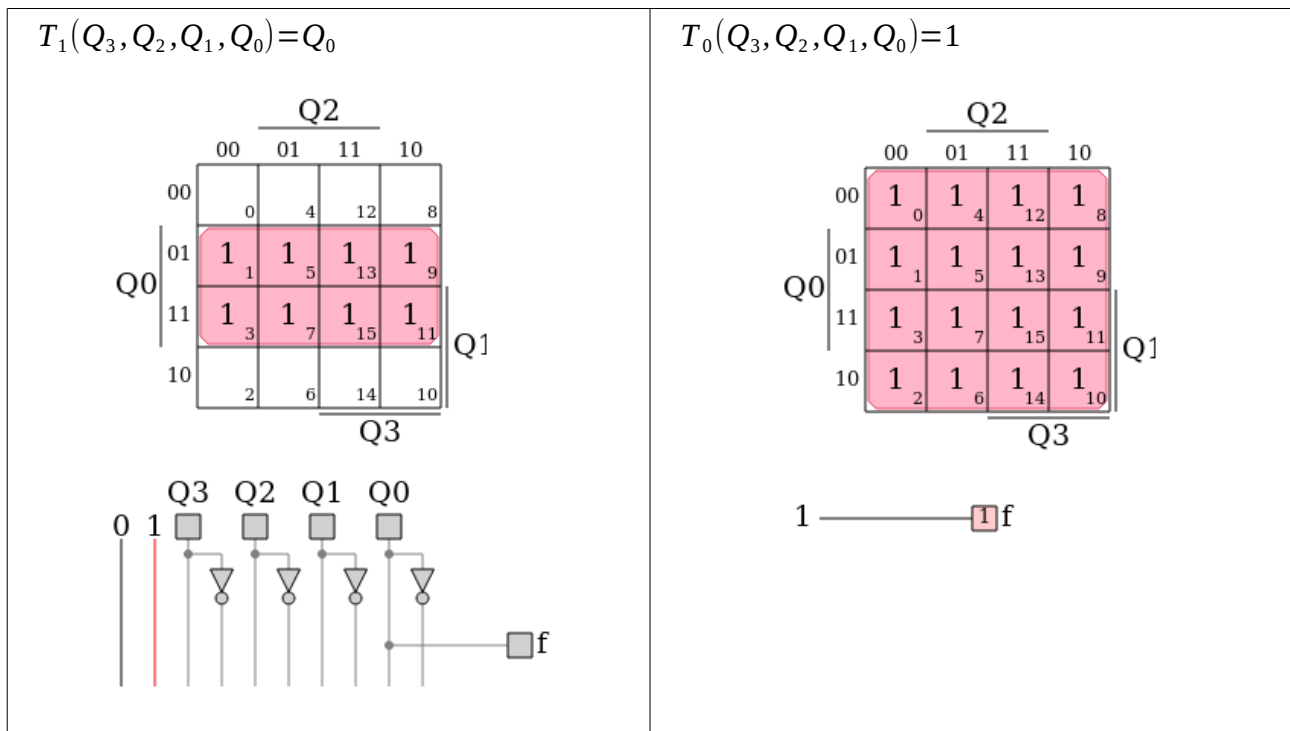
Trenutno stanje					Sljedeće stanje					Potrebna pobuda bistabila			
	Q3	Q2	Q1	Q0		Q3	Q2	Q1	Q0	T3	T2	T1	T0
S0	0	0	0	0	S1	0	0	0	1	0	0	0	1
S1	0	0	0	1	S2	0	0	1	0	0	0	1	1
S2	0	0	1	0	S3	0	0	1	1	0	0	0	1
S3	0	0	1	1	S4	0	1	0	0	0	1	1	1
S4	0	1	0	0	S5	0	1	0	1	0	0	0	1
S5	0	1	0	1	S6	0	1	1	0	0	0	1	1
S6	0	1	1	0	S7	0	1	1	1	0	0	0	1
S7	0	1	1	1	S8	1	0	0	0	1	1	1	1
S8	1	0	0	0	S9	1	0	0	1	0	0	0	1
S9	1	0	0	1	S10	1	0	1	0	0	0	1	1
S10	1	0	1	0	S11	1	0	1	1	0	0	0	1
S11	1	0	1	1	S12	1	1	0	0	0	1	1	1
S12	1	1	0	0	S13	1	1	0	1	0	0	0	1
S13	1	1	0	1	S14	1	1	1	0	0	0	1	1
S14	1	1	1	0	S15	1	1	1	1	0	0	0	1
S15	1	1	1	1	S0	0	0	0	0	1	1	1	1

$$T_3(Q_3, Q_2, Q_1, Q_0) = Q_2 \cdot Q_1 \cdot Q_0$$



$$T_2(Q_3, Q_2, Q_1, Q_0) = Q_1 \cdot Q_0$$





Ponovimo još jednom dobivene izraze. Primijetimo da se svaki od T-ova može računati izravno na temelju izlaza bistabila, kako smo pokazali, ili se pak može računati na temelju prethodnog T-a i izlaza jednog bistabila:

$$T_0(Q_3, Q_2, Q_1, Q_0) = 1$$

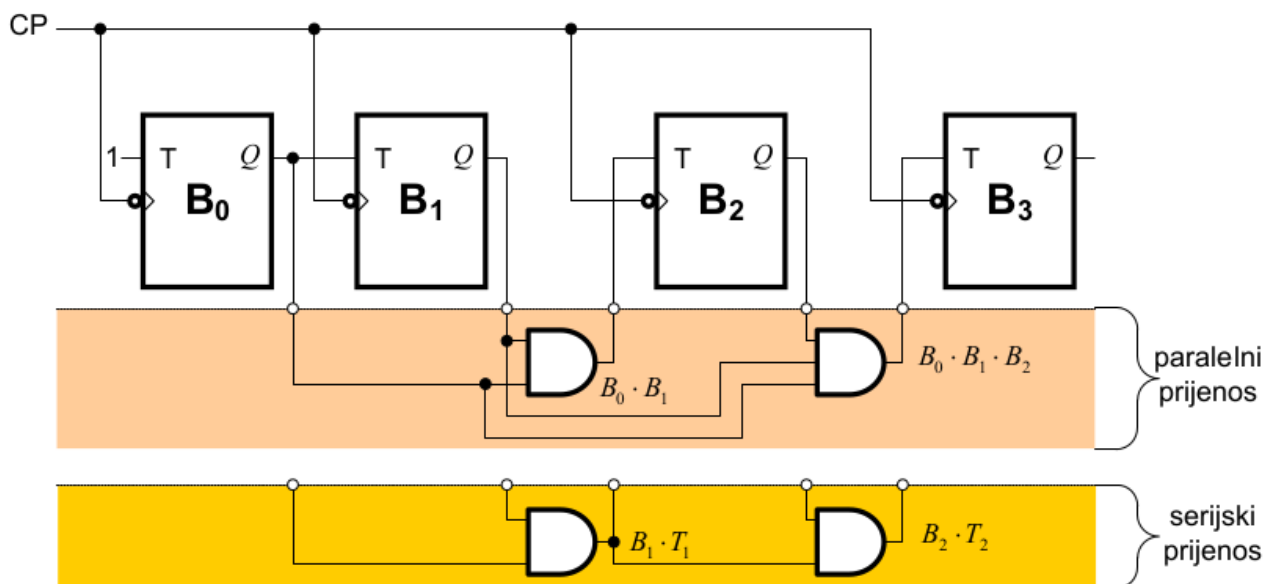
$$T_1(Q_3, Q_2, Q_1, Q_0) = Q_0$$

$$T_2(Q_3, Q_2, Q_1, Q_0) = Q_1 \cdot Q_0 = Q_1 \cdot T_1$$

$$T_3(Q_3, Q_2, Q_1, Q_0) = Q_2 \cdot Q_1 \cdot Q_0 = Q_2 \cdot T_2$$

Dakle osim za prva dva bistabila, za sve ostale možemo računati: $T_i = Q_{i-1} \cdot T_{i-1}$. Ovo nas vodi na dvije izvedbe sinkronog binarnog brojila.

- Sinkrono binarno brojilo s paralelnim prijenosom** ulaze svih bistabila računa izravno na temelju izlaza prethodnih bistabila jednim sklopom I. Sklopovi I, kako idemo prema bitovima veće težine, stoga moraju imati sve više i više ulaza (što je mana). Prednost ove izvedbe je izračun vrijednosti za svaki od ulaza T kroz samo jednu razinu logike (do bitova stanja), čime maksimalna frekvencija rada ovog sklopa ne ovisi o broju bitova i visoka je.
- Sinkrono binarno brojilo sa serijskim prijenosom** ulaze svakog od bistabila (izuzev prva dva) računa na temelju izlaza njemu prethodnog bistabila te na temelju izračunatog ulaza za njemu prethodni bistabil, jednim dvoulaznim sklopom I. Sklopovi I, kako idemo prema bitovima veće težine, zadržavaju fiksni broj ulaza (2). Mana ove realizacije što broj logike kombinatorijskog sklopa koji računa vrijednost ulaza svakog od bistabila, kako idemo prema bitovima veće težine raste, jer se ulančavaju logički sklopovi I. Stoga će maksimalna frekvencija rada ovog sklopa padati s porastom broja bitova. Prednost ove izvedbe je mogućnost uporabe isključivo dvoulaznih sklopova I.



Maksimalna frekvencija rada n -bitnog ($n > 1$) sinkronog binarnog brojila s paralelnim prijenosom tada je:

$$f_{max} = \frac{1}{t_{db} + t_{dls} + t_{setup}}$$

dok je maksimalna frekvencija rada n -bitnog ($n > 1$) sinkronog binarnog brojila sa serijskim prijenosom:

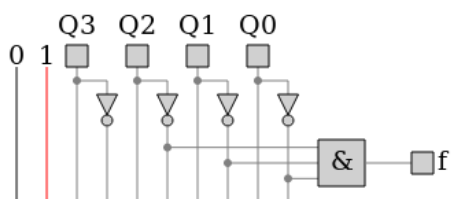
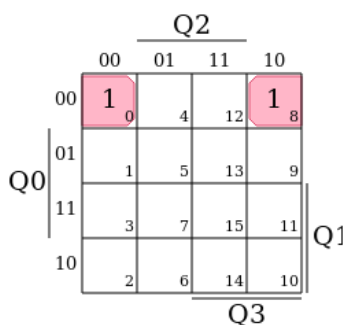
$$f_{max} = \frac{1}{t_{db} + (n-2) \cdot t_{dls} + t_{setup}}$$

4-bitno sinkrono binarno brojilo unatrag

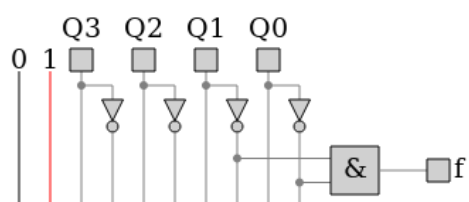
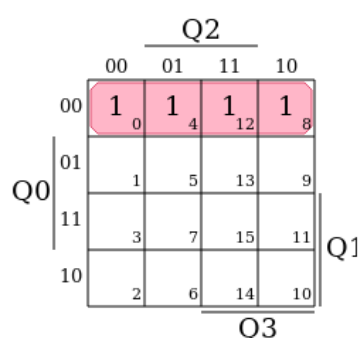
Možemo ga projektirati kao Mooreov automat kod kojeg svako stanje predstavlja jedan od brojeva u ciklusu brojanja, stanja kodiramo tako da kodna riječ odgovara binarnoj reprezentaciji tog broja, a izlaz automata izravno je kodna riječ (tako da je izlazni kombinacijski sklop zapravo eliminiran).

Trenutno stanje					Sljedeće stanje					Potrebna pobuda bistabila			
	Q3	Q2	Q1	Q0		Q3	Q2	Q1	Q0	T3	T2	T1	T0
S0	0	0	0	0	S15	1	1	1	1	1	1	1	1
S1	0	0	0	1	S0	0	0	0	0	0	0	0	1
S2	0	0	1	0	S1	0	0	0	1	0	0	1	1
S3	0	0	1	1	S2	0	0	1	0	0	0	0	1
S4	0	1	0	0	S3	0	0	1	1	0	1	1	1
S5	0	1	0	1	S4	0	1	0	0	0	0	0	1
S6	0	1	1	0	S5	0	1	0	1	0	0	1	1
S7	0	1	1	1	S6	0	1	1	0	0	0	0	1
S8	1	0	0	0	S7	0	1	1	1	1	1	1	1
S9	1	0	0	1	S8	1	0	0	0	0	0	0	1
S10	1	0	1	0	S9	1	0	0	1	0	0	1	1
S11	1	0	1	1	S10	1	0	1	0	0	0	0	1
S12	1	1	0	0	S11	1	0	1	1	0	1	1	1
S13	1	1	0	1	S12	1	1	0	0	0	0	0	1
S14	1	1	1	0	S13	1	1	0	1	0	0	1	1
S15	1	1	1	1	S14	1	1	1	0	0	0	0	1

$$T_3(Q_3, Q_2, Q_1, Q_0) = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$$

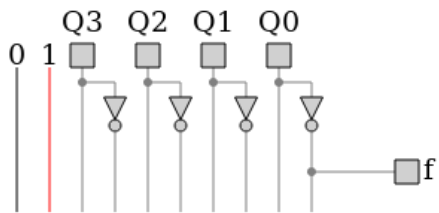


$$T_2(Q_3, Q_2, Q_1, Q_0) = \overline{Q_1} \cdot \overline{Q_0}$$



$$T_1(Q_3, Q_2, Q_1, Q_0) = \overline{Q_0}$$

		Q2			
		00	01	11	10
Q0	00	1 ₀	1 ₄	1 ₁₂	1 ₈
	01				
	11				
	10	1 ₂	1 ₆	1 ₁₄	1 ₁₀
		Q3			
		00	01	11	10



$$T_0(Q_3, Q_2, Q_1, Q_0) = 1$$

		Q2			
		00	01	11	10
Q0	00	1 ₀	1 ₄	1 ₁₂	1 ₈
	01	1 ₁	1 ₅	1 ₁₃	1 ₉
	11	1 ₃	1 ₇	1 ₁₅	1 ₁₁
	10	1 ₂	1 ₆	1 ₁₄	1 ₁₀
		Q3			
		00	01	11	10



4-bitno sinkrono binarno brojilo naprijed-natrag

Usporedimo izraze koje smo dobili pri konstrukciji sinkronog binarnog brojila unaprijed i unatrag.

Brojilo unaprijed:

$$T_3(Q_3, Q_2, Q_1, Q_0) = Q_2 \cdot Q_1 \cdot Q_0$$

$$T_2(Q_3, Q_2, Q_1, Q_0) = Q_1 \cdot Q_0$$

$$T_1(Q_3, Q_2, Q_1, Q_0) = Q_0$$

$$T_0(Q_3, Q_2, Q_1, Q_0) = 1$$

Brojilo unatrag:

$$T_3(Q_3, Q_2, Q_1, Q_0) = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$$

$$T_2(Q_3, Q_2, Q_1, Q_0) = \overline{Q_1} \cdot \overline{Q_0}$$

$$T_1(Q_3, Q_2, Q_1, Q_0) = \overline{Q_0}$$

$$T_0(Q_3, Q_2, Q_1, Q_0) = 1$$

Struktura je jednaka – samo se dalje prenosi ili izlaz pojedinog bistabila, ili njegov komplement. Što znači da isto možemo postići umetanjem upravljivih invertora (sklopova Isključivo-ILI):

